SVEUČILIŠTE U SPLITU FAKULTET ELEKTROTEHNIKE, STROJARSTVA I BRODOGRADNJE

POSLIJEDIPLOMSKI DOKTORSKI STUDIJ ELEKTROTEHNIKA I INFORMACIJSKA TEHNOLOGIJA

KVALIFIKACIJSKI ISPIT

GENERIRANJE I REKONSTRUKCIJA OKIDAČKOG SIGNALA DETEKTORA CMS

Marina Prvan

Split, srpanj 2019.

Sadržaj

1 Uvod	4
2 Motivacija	5
2.1 Slojevi CMS detektora	5
2.2 HGCAL nadogradnja	7
2.3 Sustav za okidanje i prikupljanje podataka	9
3 Geometrija detektora	11
3.1 Primjena i prednosti heksagonalne geometrije	11
3.1.1 Heksagonalni koordinatni sustav	12
3.2 Teselacija i pakiranje heksagona u krug fiksnog radijusa	12
3.2.1 Semi-teselacija rezanjem trokuta na vrnovima modula	14
3.3 Konstrukcija neksagonalnog senzorskog modula	14
3.3.2 Razvoj iregularnog beksagonalnog modula	15
3 4 Automatska vizualizacija senzorske ravnine	16
	10
4 Menanizam redukcije podataka	18
4.1 Agregacija podataka na razini senzora 4.2 Definicija i geometrija trigger ćelije	19
4.2 Dennicija i geometrija trigger cenje	20
5 Sustav za generiranje trigger signala	21
5.1 Mapiranje i sumiranje senzorskih podataka	21
5.2 Algoritam selekcije najboljin mjernih podataka	22
5.2.1 Definicija algoritma za selekciju	22
5.3 1 Sklop na principu matrice	25
5.3.2 Sklop za generiranje maksimuma	25
5.3.3 Sklop na principu kodova	20
5.3.4 Sklop na principu binarnog stabla	28
5.3.5 Paralelni sklopovi na principu binarnog stabla	29
5.3.6 Sklop temeljen na matrici usporedbi	30
5.4 Usporedba arhitektura za selekciju	31
6 Rekonstrukcija trigger signala	34
6.1 Postojeći TP generator	34
6.2 Razvoj TPG algoritma temeljenog na 3D pristupu	35
6.3 Retina algoritam za praćenje u LHCb tragaču	36
6.3.1 Prepoznavanje uzoraka s umjetnom mrežnicom u fizici visokih energija	36
6.3.2 Nadogradnja detektora za LHCb	36
6.4 Pronalaženje traga u L1 Trigger algoritmu - Istraživanje u tijeku	38
6.4 Nastavak Istrazivanja	40
6.4.1 Strategije razvoja arnitektura TP algoritma	41
0.4.2 FOIMat ulazimi pouataka sa FE 6.4.3 Spremanie podataka i algoritam za propalaženje susjeda	43 12
	43
/ Zakijucak i smjernice za daljnji rad	44
Literatura	45

Popis oznaka i kratica

1 Uvod

Korištenje silicijskih senzora je uobičajeno u detektorima zračenja kao što su medicinski instrumenti ili instrumenti fizike visoke energije. Takvi senzori su perspektivni radi svoje stabilnosti, niske cijene, visoke granularnosti i jednostavnosti elektronike očitavanja. Detektor CMS (kompaktni mionski solenoid, engl. Compat Muon Solenoid) je instrument opće namjene za proučavanje sudara proton-proton u eksperimentu velikog hadronskog sudarivača (engl. Large Hadron Collider, LHC) u CERN-u. LHC se kontinuirano poboljšava, u osnovi iz dva glavna razloga: razvoj novih tehnologija detekcije i zamjena dijelova detektora koji su oštećeni vrlo visokim razinama zračenja. Preciznost studija o Higgsovom bozonu i potraga za novom fizikom izvan standardnog modela potiču istraživanje na većim energijama i složenijim događajima. U drugoj fazi nadogradnje LHC-a, akcelerator će omogućiti CMS-u dodatnu količinu podataka i energije koja je znatno iznad početnih uvjeta za koje je CMS dizajniran. Tehničkim prijedlogom nadogradnje CMS-a predviđena je priprema eksperimenta za prihvat povećane količine podataka, uz očuvanje učinkovitosti, rezolucije i odbacivanja pozadinskih događaja.

Najvažniji dijelovi detektora CMS koji se zamjenjuju su završni poklopci elektromagnetskog (ECAL) i hadronskog kalorimetra (HCAL), jer je njihov materijal najviše oštećen visokim razinama zračenja. U tu svrhu odabrana je napredna tehnologija pod nazivom kalorimetar visoke granularnosti (engl. High Granularity Calorimeter, HGCAL). Predložen je novi dizajn kalorimetra, koji uključuje ugrađeni elektromagnetski dio, a zatim prednji i stražnji hadronski sloj. U ovom radu fokusiramo se na nadogradnju završnog poklopca u kojem je je aktivni materijal silicij.

Rad se sastoji od 6 poglavlja. U drugom poglavlju je objašnjena motivacija istraživanja počevši od slojeva detektora CMS i potrebe za nadogradnjom jednog njegovog dijela. Naglasak će biti stavljen na sustavu za okidanje i sakupljanje podataka detektora CMS i problem samog slanja podataka.

U trećem poglavlju objasnit će se konstrukcija mehaničkog dijela kroz geometriju detektorskih senzora, modula i detektorskog sloja.

Četvrto poglavlje bavi se mehanizmom redukcije i selekcije podataka, s naglaskom na dizajn algoritma izbora mjernih podataka i pregled postojećih arhitektura za rješavanje zadanog problema selekcije u petom poglavlju.

Šesto poglavlje daje kratki uvodni prikaz postojeće rekonstrukcije okidačkog signala. Definirane su pretpostavke sa kojima se ulazi u istraživanje dizajna novog potencijalnog algoritma. Na kraju rada slijedi zaključak i korištena literatura.

2 Motivacija

2.1 Slojevi CMS detektora

Jedan od najvažnijih projekata CERN-a (fran. *Conseil Européen pour la Recherche Nucléaire*) je Veliki sudarivač hadrona - LHC koji je počeo s radom u kolovozu 2008. godine. Radi se o akceleratorskoj strukturi koja se sastoji od podzemnog prstena opsega 27 kilometara smještenog na dubini između 75 i 150 metara i akceleratorskih komponenti za ubrzavanje čestica tijekom njihovog kruženja kroz cijev (Slika 1). Duž prstena akceleratora, na mjestima gdje se snopovi čestica sudaraju, smješteni su detektori koji prikupljaju informacije o sudarima [1].



Slika 1 Veliki hadronski sudarivač [2].

Detektori služe za identifikaciju i mjerenje elementarnih čestica koje nastaju u sudaru te prikupljaju podatke o uvjetima koji su vladali u trenutku sudara. Snopovi čestica u sudaraju se na četiri mjesta na kojima je postavljeno ukupno šest detektora: ALICE (engl. *A Large Ion Collider Experiment*), ATLAS (engl. *A Toroidal LHC Apparatus*), CMS (engl. *Compact Muon Solenoid*), LHCb (engl. *Large Hadron Collider beauty*), LHCf (engl. *Large Hadron Collider forward*) i TOTEM (engl. *Total Cross Section, Elastic Scattering and Diffraction Dissociation*). Smještaj prva četiri od spomenutih detektora je prikazan na Slici 1.

Jedan od njih, kompaktni mionski solenoid ili CMS, izgrađen je oko supravodljive zavojnice u obliku cilindričnog namotaja supravodljivog kabela koji generira magnetsko polje snage 4 T, što je oko 100 000 puta jače od magnetskog polja Zemlje. Detektor je dugačak 21 m, visok 15 m i širok 15 m, a težak je 12 500 tona [3, 4].

Kako vidimo na Slici 2, CMS se sastoji od nekoliko slojeva. Svaki sloj mjeri određene vrste čestica kako bi se izgradila slika zbivanja u središtu sudara kojeg kraće označavamo sa BX (engl. *Bunch Crossing*). Detektiraju se elektroni, fotoni, hadroni, mioni, mlazovi čestica i energija koja nedostaje, a informacije iz pojedinih dijelova detektora povezuju se u cjelinu kako bi se analizirao mjereni događaj.



Slika 2 Slojevi CMS detektora. Dolje u sredini je čovjek za usporedbu veličina [4].

Detektori sustava za praćenje tragova (engl. *Tracker*) i kalorimetri (ECAL i HCAL) tijesno pristaju unutar magnetne zavojnice, dok se mionski detektori isprepliću s željeznom strukturom koja okružuje magnetne zavojnice te sadrži i vodi magnetsko polje. Sastavljen od tri sloja, ovaj povratni dio (eng. *Return Yoke*) dostiže 14 metara u promjeru i također djeluje kao filtar, propuštajući samo mione i slabo međudjelujuće čestice poput neutrina [3].

Izgled CMS detektora u presjeku prikazan je na Slici 3. Čestica koja proizlazi iz sudara prvo prolazi kroz sustav praćenja tragova izrađen od silicija. Ovaj detektor ne prepoznaje čestice, ali prati njihovu putanju, tj. prati kako se one zakreću u magnetskom polju te sudjeluje u identifikaciji i mjerenju čestica u kombinaciji s drugim subdetektorima.



Slika 3 Presjek kroz CMS [5].

Zeleni dio presjeka na slici je elektromagnetski kalorimetar ili ECAL (engl. *Electromagnetic Calorimeter*). Sastavljen je od dijela koji zovemo "barrel" (bačva) i dvaju završnih dijelova koje nazivamo "end-caps" (poklopci). Elektroni i fotoni zaustavljeni su i detektirani upravo u

ovom sloju, a mjeri se depozit energije u materijalu. U sljedećem sloju, hadronskom kalorimetru zaustavit će se neutralni i nabijeni hadroni. Mioni su nabijene čestice koje su slične kao elektroni, ali imaju 200 puta veću masu. S obzirom da mioni mogu prodrijeti i do nekoliko metara kroz materijal bez interakcije, za razliku od većine čestica, ne mogu se zaustaviti i detektirati nijednim od CMS-ovih kalorimetara. Dakle, komore za otkrivanje miona (engl. *Muon Chambers*) smještene su na samom rubu eksperimenta.

2.2 HGCAL nadogradnja

LHC eksperiment se konstantno nadograđuje, i to zbog dvaju temeljnih razloga:

- razvoj novih detektorskih tehnologija i
- zamjena dijelova detektora koji su oštećeni visokom razinom radijacije.

Naime, u ECAL slojeve udaraju elektroni i fotoni što rezultira oslobađanjem velike količine energije. Krajevi kalorimetra kao sto je poklopci ECAL-a su problematični jer se u njima javlja najveća količina zračenja pošto su pozicionirani u smjeru sudara. Zato se nakon nekog vremena ovaj materijal potroši i potrebno ga je mijenjati. Također, u drugoj fazi LHC eksperimenta planirana je povećana preciznost mjerenja i luminozitet (engl. *Luminosity*) odnosno broj sudara po cm² i u sekundi [6]. Veliki broj sudara je potreban radi veće šanse za dobivanje rijetke čestice kao što je Higgsov bozon. Zato je potrebno imati puno veću količinu podataka (Slika 4). Obrada se radi kada je eksperiment ugašen, dakle tijekom LS perioda (engl. *Long Shut Down*).

Kako bi se eksperiment pripremio za nove uvjete i kako bi se zadržala njegova efikasnost, predložene su promjene u fazi nadogradnje [7]. Neke od promjena u sklopovlju odvijat će se paralelno tijekom jednog isključivanja, oko 2023-25 (LS3), s nekim od izmjena predviđenim za 2019-20. (LS2). Ova nova faza života LHC-a nazvana je HL (engl. *High Luminosity*) LHC i ima opseg postizanja zapanjujućeg praga od 3000 fb⁻¹ odnosno 5x10³⁴ sudara po cm² i u sekundi tijekom 10-12 godina. Svi hadronski sudari u svijetu do sada su proizveli ukupan integrirani luminozitet od oko 10 fb⁻¹, pa čak i analiza podataka koja je dovela do otkrića Higgsovog bozona 2012. godine. LHC će isporučiti cak 300 fb⁻¹ do 2023. godine, a zatim i do 10 puta više sudara u daljnjih 10-12 godina.



Slika 4 Vrijednost luminoziteta i integriranog luminoziteta tijekom vremena [6].

Jedna od spomenutih promjena je nadogradnja detektora na način da će se staviti novi poklopac na ECAL i prednji dio HCAL kalorimetra. Predložena struktura naziva se HGCAL (engl. *High Granularity Calorimeter*). Dizajniran je kalorimetar za uzimanje uzoraka (engl. *Sampling Calorimeter*) u kojem se izmjenjuju naizmjenični slojevi pasivnog apsorbera i aktivnog detektorskog materijala u kojem se mjeri depozit energije [8]. Takav end-cap s 40 slojeva i 24 isječaka, latica ili petala prikazan je na Slici 5. Dakle, svaka latica ili petal ide 40 slojeva u dubinu (28 ECAL i 12 prednjih HCAL slojeva).



Slika 5 Predloženi end-cap i moduli jednog isjecka sa senzorima aktivnog materijala [8, 9].

U predviđenim HL-LHC uvjetima, HGCAL tehnologija mora biti otporna na radijaciju (engl. *Radiation Tolerant*), jer će se smetnje odnosno broj tzv. pile-up događaja (PU) značajno povećati i predstavljati veliki izazov za eksperiment [6, 8]. U odnosu na prijašnjih 40 PU interakcija po jednome sudaru, u novim uvjetima taj će se broj povećati na 140 ili čak 200 (≈ 4 ili 5 puta). To će povećati energiju izmjerenu u aktivnim slojevima kalorimetra i uzrokovati puno dodatnih interakcija i manjih energija koje će prikriti potencijalni korisni signal. Primjer dvaju PU događaja za usporedbu (PU20 i PU200) dan je na Slici 6.



Slika 6 Vizualizacija i usporedba dvaju PU događaja [9].

PU zbunjuje sustav za okidanje snimanja (engl. trigger) o kojem će više riječi biti u idućem poglavlju i otežava interpretaciju događaja. Povećava se količina podataka koja se mora pročitati u svakom sudaru. Zapravo, u HL-LHC nadogradnji, većina pročitanih podataka bit će povezana s PU sudarima, a ne sudarima koji sadrže korisni signal. Također povećava se vrijeme izvršenja potrebno za rekonstrukciju i analizu događaja.

2.3 Sustav za okidanje i prikupljanje podataka

Sudari se događaju frekvencijom od 40 MHz i vremenski su odvojeni 25 ns. U svakom sudaru predviđeno je još 140 ili 200 dodatnih PU interakcija. U tako velikom broju reakcija čestica s materijalom oslobađa se velika količina energije i nastaje jako velika količina podataka. Prosječna količina podataka koja se generira odgovara otprilike 70 Terabajta podataka u sekundi. Trenutno ne postoji tehnologija koja bi mogla pročitati, spremiti i obraditi toliki volumen podataka [10].

Međutim, nećemo bas sve podatke spremati. Nisu svi događaji zanimljivi, a nemamo ni mogućnost spremiti baš sve podatke radi ograničene memorije. Radije ćemo odlučiti koji događaj nam je dovoljno zanimljiv da ga snimimo. Najzanimljiviji su događaji s najvišim energijama. Upravo za odlučivanje je li neki događaj dovoljno zanimljiv da bismo spremili njegove podatke o energijama, koristimo sustav okidača, odnosno tzv. "triggera".

Uloga okidača je identificirati i odabrati zanimljive događaje, odnosno smanjiti faktor volumena podataka i to za 10⁵. To znači da se odbacuje većina interakcija. Također, selekcija se radi "on-line", pa se nemoguće "vratiti" i ponovo razmotriti odbačeni događaj. Okidač služi kao sučelje između dohvata podataka u realnom vremenu (engl. on-line) i kasnije analize (engl. Offline) te mora zadovoljiti tehnička ograničenja prve komponente i efikasnost druge komponente [10]. Trigger se sastoji od dvije temeljne razine (Slika 7).



Slika 7 Dvije razine CMS Trigger sustava [11].

U prvoj fazi odabira, broj događaja se filtrira od 40 milijuna ili više u sekundi pokupljenih od strane detektora do 100 000 u sekundi poslanih za digitalnu rekonstrukciju. U drugoj fazi, specijalizirani algoritmi dalje obrađuju podatke, ostavljajući samo 100 ili 200 događaja od interesa u sekundi.

Razina L1 okidača (engl. *Level-1 Trigger*) je izuzetno brz i potpuno automatiziran algoritam koji traži jednostavne tragove zanimljivih fizikalnih događaja, npr. čestice s velikom količinom energije. To je kao čitatelj kad pregledava novinske naslove kako bi vidio hoće li mu nešto zapeti za oko. Na taj način odabiremo najboljih 100 000 događaja svake sekunde od 40 milijuna dostupnih [12]. Algoritam ima otprilike 3,8 µs za donošenje odluke. Znači, kad se dogodi sudar čestice s materijalom, prvo će se podaci spremiti u privremenu memoriju (spremnik), dok trigger ne odluči je li događaj zanimljiv ili ne. Oni koji nisu zanimljivi se odbace, a ostali se spremaju i dalje obrađuju. Svi potrebni proračuni na temelju kojih donosimo odluku rade se na brzom hardveru koji nazivamo FE (eng. *Front-End*) detektorska elektronika (Slika 8).

Nadalje, okidač više razine HLT (eng. *High Level Trigger*), prikuplja i sinkronizira informacije iz različitih dijelova detektora da bi rekonstruirao događaj. HLT se temelji na procesorskoj farmi sa više od 1000 standardnih računala. Računala imaju duže vremena na raspolaganju za rad (par sekundi). Oni biraju oko 200 događaja, a preostalih 99 800 se odbacuje [12].



Slika 8 Pojednostavljeni prikaz Level-1 Trigger sustava (prilagođeno iz [13]).

Idući korak u Level-1 triggeru nakon algoritma selekcije koji slijedi kao nastavak na Sliku 8 jest prijenos podataka do pozadinske (engl. *Back-End*) elektronike na kojoj se radi rekonstrukcija primljenih podataka [14]. Oni su sada reducirani i dalje se obraduju o čemuće više riječi biti u Poglavlju 6. Generiraju se tzv. trigger primitive TP (engl. *Trigger Primitives*) i to posebno ECAL i HCAL EM primitive (engl. *Electromagnetic Primitives*) iz kalorimetarskog trigger sustava koje se onda šalju na globalni Level-1 trigger [11, 15]. On ima informacije iz različitih dijelova detektora i donosi konačnu odluku o odbacivanju ili prihvaćanju događaja.

3 Geometrija detektora

3.1 Primjena i prednosti heksagonalne geometrije

Predloženi poklopac ima otprilike 6 milijuna senzora postavljenih 40 slojeva u dubinu. Na Slici 9 prikazan je jedan takav sloj i vidimo da je primijenjena heksagonalna geometrija.



Slika 9 ECAL vizualizacija detektorskog sloja [16]

Heksagonalni senzorski modul SM (engl. *Sensor Module*) je osnovna jedinica za očitavanje podataka i predstavlja aktivni materijal u kalorimetru za uzimanje uzoraka izgrađen od silicija. Ovaj materijal ima široku upotrebu u fizici visokih energija radi niske cijene po jedinici površine i otpornosti na radijaciju [17-20]. Još jedna prednost korištenja silicija kao aktivnog materijala u dizajnu detektora jest njegova mogućnost segmentiranja u jako male ćelije za očitavanje podataka čime se postiže fina segmentacija u senzorskoj ravnini.

SM se sastoji od senzorskih ćelija SC (engl. *Sensor Cells*) koje su također heksagonalnog oblika. Glavna prednost heksagona (šesterokuta) je prekrivanje ravnine oblicima koji se ne preklapaju te pri tom nema nepokrivenih odnosno praznih područja. Pojam teselacije (engl. *Tessellation*) širi je od popločavanja (engl. *Tiling*), koji podrazumijeva isključivo upotrebu pravilnih ili nepravilnih mnogokuta. Teselacija dozvoljava upotrebu bilo kakvog ponavljajućeg uzorka koji ne mora nužno biti pravilni mnogokut. Regularni šesterokut je jedan od tri temeljna geometrijska lika koji teseliraju i imaju najveću efikasnost prekrivanja područja od interesa. Ostali likovi su jednostranični trokut i kvadrat prikazani na Slici 10 kojima je suma unutarnjih kutova koji se susreću u zajedničkome čvorištu jednaka 360° [21].



Slika 10 Unutarnji kutovi poligona koji mogu teselirati ravninu [21].

Osim toga, šesterokut zauzima najveći dio površine kruga (\approx 83%) u usporedbi sa kvadratom i trokutom. Poligoni s više stranica (npr. dvanaesterokut) još bolje opisuju krug, ali ne mogu teselirati ravninu bez preklapanja. Budući da svi pravilni poligoni s više od šest strana imaju unutarnje kutove veće od 120°, postavljanje njihovih triju unutarnjih kutova u zajedničku točku učinit će da se dva od njih preklapaju. To je zbog toga što bi njihova kumulativna suma bila veća od 360°. Tako, za poligone više od šest strana, samo dva vrha mogu biti postavljena susjedno bez preklapanja. Da bi se postigla teselacija, dva susjedna unutarnja kuta tih poligona moraju iznositi do 360°, što znači da svaki od njih mora biti jednak 180°. Kako takvog poligona nema, ne postoji način da se teselira ravnina s pravilnim poligonima s brojem strana većim od šest [21].

3.1.1 Heksagonalni koordinatni sustav

Prednosti korištenja klasične pravokutne ili kvadratne geometrije u odnosu na heksagonalnu su u prvom redu jednostavan izračun i jednostavnost implementacije [22, 23]. Jedina informacija koja je dovoljna za definiranje pravokutne rasterske mreže su koordinate referentne ćelije (npr. donji lijevi kut), veličina ćelije i dimenzije mreže (tj. broj ćelija u svakom smjeru). Atributni podaci mogu se pohraniti kao matrica, a položaj bilo koje ćelije može se odrediti s obzirom na položaj u odnosu na referentnu ćeliju. To olakšava pohranu i dohvaćanje podataka jer koordinate vrhova svake ćelije mreže nisu eksplicitno pohranjene. Heksagonalna mreža je složenija u smislu da zahtjeva jedinstveni sustav koordinatnih osi i navigacije između ćelija [24].

Postoji nekoliko opcija definiranja ćelija u heksagonalnom koordinatnom sustavu, od kojih su neke prikazane u [25-27]. Ćelije mogu biti indeksirane pomaknutim koordinatama u retku i stupcu slično Kartezijevim koordinatama ili heksagonalnim sustavom bez pomaka u kojem su koordinatne osi nagnute za kut od 60° ili 120° (Slika 11).



Slika 11 Definicije heksagonalnog koordinatnog sustava [26, 27].

Heksagonalna struktura ima i bolja geometrijska svojstva poput jednoznačno određenog susjedstva pri čemu su najbliži susjedi jednako udaljeni od svakog centralnog heksagona [24, 27]. Svi susjedi su identični: dok kvadratne rešetke imaju dvije vrste susjeda, one u glavnim smjerovima koje dijele rub i one u dijagonalnom smjeru koje dijele vrh, nasuprot tome, heksagonalna ćelija ima šest jednako udaljenih susjeda, pri čemu sa svakim dijeli jednu od šest strana jednake duljine.

3.2 Teselacija i pakiranje heksagona u krug fiksnog radijusa

Dakle, kako bi postigli efikasno prekrivanje detektorskog sloja koristimo heksagonalne senzorske module koji su posloženi u heksagonalnom koordinatnom sustavu. Kako je radijus detektora fiksne veličine (promjer: 15 m), a SM je proizveden od senzorskog kružnog 6" (promjer: 150 mm) ili 8" (promjer: 200 mm) wafer-a možemo izračunati broj modula pakiranih u krug. Moguće je i izračunati veličinu modula koja je potrebna kako bi određeni broj modula stao u kružno područje od interesa.

Ugrađivanje šesterokutne rešetke u kružni geometrijski oblik zanimljivo je proučavati zbog mnogih načina na koje se rešetka može okružiti. Broj obuhvaćenih heksagonalnih ćelija mora se izračunati i prilagoditi tako da se u cijelosti nalaze unutar kruga, ili da se dogovore neki kompromisi na granici kružne regije (Slika 12). Primjerice, kako je prikazano na slici, za *k*-ti po redu kružni heksagonalni prsten, crveni krugovi koji ih obuhvaćaju imaju radijus:

$$r_c = (2k + 1) r_{hex}$$
(1)

Crvene kružnice obuhvaćaju cijele prstenove heksagona i veličine su prema formuli (1), dok crne kružnice predstavljaju kompromis stvaranjem heksagonalnih ostataka na rubovima.



Slika 12 Pakiranje i teselacija šesterokuta u krug [28].

Postoje primjene u literaturi koje istražuju ovaj problem. U [29] analizira se proizvodnja manjih heksagonalnih senzora iz kružnog silicijskog wafer-a. Autor je razvio proceduru za proizvodnju teseliranih heksagonalnih senzora i tako ugradio šesterokutnu rešetku u kružnu regiju od interesa. Ideja je pokazati da se ovakvom procedurom može iskoristiti veće područje na wafer-u upotrebom šesterokuta u usporedbi s drugim geometrijskim oblicima. Smanjuje se otpad silicijskog materijala i ukupni troškovi proizvodnje. Autori u [30] pokazali su da šesterokutna rešetka omogućuje proizvodnju više poligonskih senzora u usporedbi s kvadratnom rešetkom kada je polumjer wafer-a konstantan.

Očito, upotreba heksagona i šesterokutna rešetka pružaju bolju učinkovitost pokrivanja željenog područja od interesa. Zato je čest slučaj da se i u komunikacijskim mrežama senzori postave na vrhovima ili centrima heksagonalne strukture [31]. Autori u [32] izračunali su broj heksagonalnih prstenova koji ispunjavaju kružni disk određenog radijusa. Primijenjena formula za izračun broja ćelija unutar regije daje aproksimaciju:

$$\begin{cases} \frac{(3q+1)*l}{2} = R, za \ neparni \ q\\ \frac{l*\sqrt{(3q+1)^2+3}}{2} = R, za \ parni \ q \end{cases}$$
(2)

Ukupan broj šesterokutnih prstenova označen je sa q. Primjerice, prema formuli (2), za regiju radijusa R=100 m i s obzirom na veličinu ćelije I=9.991 m, broj unutarnjih šesterokutnih prstena je q=7. Dakle, možemo izračunati broj heksagonalnih ćelija koje se mogu smjestiti unutar predefinirane kružne regije.

Uz pomoć prethodnih relacija moguće je analizirati primjenu teselacije i pakiranja u inženjerstvu, konkretno u proizvodnji šesterokutnih senzora. Zasebno se može analizirati

slučaj proizvodnje jednog senzorskog modula, kao i određenog broja manjih senzora iz kružnog silicijskog wafer-a.

3.2.1 Semi-teselacija rezanjem trokuta na vrhovima modula

Pravilna ili regularna teselacija koristi isključivo pravilne mnogokute za prekrivanje područja i ona je najčešće ali i ne mora biti rub-na-rub (engl. *Edge-to-Edge*). To znači da susjedni mnogokuti dijele samo jednu punu stranicu ili rub, tj. nijedan mnogokut ne dijeli djelomičnu stranicu ili više od jedne stranice s bilo kojim drugim mnogokutom [33]. U popločavanju od ruba do ruba, stranice poligona se dodiruju čitavom dužinom i teselacija regularnim heksagonima zadovoljava taj uvjet.



Slika 13 Regularna heksagonalna teselacija i Arhimedova semi-teselacija [34].

Međutim, popločavanje ravnine ne mora biti pravilno, moguće je koristiti više različitih mnogokuta. Ukoliko su oni pravilni, takvo popločavanje nazivamo polupravilnom ili Arhimedovom semi-teselacijom (Slika 13). Ona nastaje rezanjem jednostraničnih trokuta na vrhovima gdje se susreću tri susjedna regularna heksagona. Ovaj postupak je potreban radi jednog od zahtjeva CMS kolaboracije da se na vrhovima modula omogući prazan prostor koji omogućava mehaničko učvršćivanje [7].

Proizvodnja jednog regularnog dvanaesterokutnog modula iz kružnog wafer-a je efikasnija od regularnog heksagona. Ipak, samim time što omogućava semi-teselaciju umjesto potpune teselacije ravnine (pri čemu su trokuti zapravo praznine u CMS primjeni), efikasnost prekrivanja detektorske ravnine je smanjena, kao i efikasnost proizvodnje nekoliko prstenova semi-teseliranih dvanaesterokutnih senzora.

3.3 Konstrukcija heksagonalnog senzorskog modula

Prilikom korištenja kvadratne mreže, ćelije više razine mogu se jednostavno izvesti grupiranjem nekoliko manjih ćelija tako da sve one budu sadržane u većoj ćeliji [24]. Znači da vrlo jednostavnim postupkom kvadratne pod-ćelije mogu biti sadržane čitavom površinom unutar većeg kvadrata. Ovo bi bilo zadovoljeno da je senzorski modul kvadrat, dok kod heksagonalnog modula to nije slučaj [35, 36].



Slika 13 Dekompozicija kvadrata i heksagona u 4 manja i 9 manjih [35, 36].

Korištenje hijerarhijskih mreža je uobičajeno u kartografiji i biološkom modeliranju, gdje je osnovna namjera pojednostaviti mrežu smanjenjem njezine rezolucije [37]. Postoji nekoliko radova koji pokušavaju modificirati rezoluciju mreže tako što će veće stanice razložiti u manje. Autori opisuju sheme skaliranja u kojima je zanimljiva uporaba djelomičnih šesterokuta.

3.3.1 Regularni heksagonalni modul

Kako je već navedeno, aktivni HGCAL elementi su heksagonalni senzorski moduli (Slika 14). Oni su ispunjeni heksagonalnim senzorskim ćelijama niže razine, pri čemu veličina ćelija varira od 1.05 cm² do 0.53 cm². Na dubini poklopca od 40 slojeva ima oko 6 milijuna takvih ćelija [8]. Senzorski modul na Slici 14 je regularni heksagon na kojem možemo vidjeti heksagonalne ćelije kao i rezove na vrhovima koji omogućavaju spomenute praznine. Posebnu pozornost potrebno je posvetiti ćelijama na rubovima.



Slika 14 Preliminarni dizajn isječka detektorskog sloja [37, 38].

Veći broj ćelija unutar modula znači veći broj potrebnih komunikacijskih kanala za prijenos podataka. U prvim verzijama softvera za simulaciju fizikalnih događaja na CMS-u, tzv. CMSSW (eng. *CMS Software*) senzorska ravnina bila je ispunjena dvjema vrstama ćelija, pri čemu su manje ćelije predviđene na područjima u kojem se zahtjeva bolja rezolucija.

Autori u referenci [39] izveli su mogućnost rotacije heksagonalne regije od interesa i razvili su dvije specifične sheme za ugrađivanje heksagonalne ćelijske mreže u heksagonalno područje. Autori u refrenci [40] izračunali su omjere između područja ćelija u danoj rezoluciji mreže i sljedećoj rezoluciji veće mreže. Oni pokazuju da N šesterokutnih ćelija pri svakoj finijoj rezoluciji rešetke imaju 1 / N područja sljedeće veće rezolucije.



Slika 15 Smanjenje rezolucije redom 1/3, 1/4 i 1/7 [41].

Primjeri omjera 1/3, 1/4 i 1/7 dani su na Slici 15. Neki od prikazanih modela su centrirani (označeni Žutom bojom), što znači da manje stanice dijele svoje centre s većim stanicama

rezolucije. Varijante u kojima se model temelji na dijeljenju vrha ćelije umjesto brida [41] označeni su crvenom bojom na slici.

3.3.2 Razvoj iregularnog heksagonalnog modula

Kao sto je već istaknuto, senzorski modul postaje regularni dvanaesterokut rezanjem trokuta na vrhovima (engl. *Truncated Hexagonal Tiling*). Efikasnost proizvodnje dvanaesterokutnog senzora može se povećati smanjivanjem izrezanog trokuta pri čemu se smanjuje odbačeni silicijski materijal, ali dvanaesterokutni senzor postaje nepravilnog oblika. Međutim, rezanje uzrokuje dodatne unutarnje ćelije na vrhovima (Slika 14) što se može izbjeći tako da senzor ostane regularni heksagon ali pomaknut u ravnini [42], ili iregularni heksagon sa tri osi simetrije.

3.4 Automatska vizualizacija senzorske ravnine

Razvijen je algoritam za automatsku vizualizaciju detektorske ravnine senzorskih modula i ćelija. Cilj je ubrzati analizu geometrije i omogućiti njen opis u tekstualnoj datoteci koja predstavlja automatski izlaz programa. Definirano je nekoliko razina hijerarhije:

- 1. Detektorski sloj EL (engl. End-cap Layer)
- 2. Senzorski modul SM
- 3. Senzorska ćelija SC

Ulazni parametri algoritma su značajke geometrije kao sto su veličina SM i promjer kružnog wafer-a u milimetrima, a izlaz je tekstualni opis modula sa unutarnjim brojem senzorskih ćelija, kao informacija o koordinatama centra svake ćelije u milimetrima i kut orijentacije svake ćelije u stupnjevima. Koordinate položaja ćelija u milimetrima se jednostavnim postupkom mogu pretvoriti u klasične heksagonalne koordinate sa osima nagnutim za 60° kako je prikazano ranije na Slici 11.



Slika 16 Izlaz algoritma za vizualizaciju geometrije [43].

Opcionalni parametri algoritma su mogućnost isticanja ruba granice modula senzora, prikazivanja koordinata centra svake senzorske ćelije, kao i osi simetrije na 30°, 60°, 120° te

kružnica određenog radijusa koje odgovaraju simulaciji prikaza realnog detektorskog sloja. Moguće je odabrati proizvoljan broj teseliranih modula sto je definirano parametrom tile_depth, na primjer samo jedan (tile_depth=0), ili željeni broj heksagonalnih prstenova. Na Slici 16 prikazan je primjer izlaza algoritma za tile depth=0 i tile depth=3.

Razvijeni alat za vizualizaciju heksagonalne geometrije podržava različite heksagonalne arhitekture od kojih je jedna prikazana na Slici 16. Osi simetrije za rezove od 30° predviđene su za daljnje popločavanje isječka jednog sloja aktivnog detektorskog materijala. Alat je namijenjen dizajnerima modula i senzora te inženjerima koji rade mjerenja. Izlazne datoteke o ćelijama i njihovim položajima mogu se koristiti kao "rezervirana mjesta" (engl. *Placeholders*) za dizajn senzorskog modula i simulatora te njegovo testiranje.

4 Mehanizam redukcije podataka

Problem velike količine podataka koja se proizvodi u CMS detektoru već je objašnjen u Poglavlju 1. Kako je istaknuto, očito je potrebna redukcija za koju je u prvom redu zadužen CMS trigger algoritam. Svaki kalorimetar ima svoj trigger sustav, a oni su svi skupa dio globalnog trigger-a [15]. Na Slici 17 prikazan je HGCAL trigger sustav koji generira primitive na temelju ECAL i HCAL depozita energije.



Slika 17 HGCAL trigger redukcija podataka [37].

HGROC (engl. *High Granularity Read-Out Chip*) i koncentrator označeni sivom bojom na gornjoj slici pripadaju prethodno spomenutoj FE detektorskoj elektronici koja očitava podatke sa senzora. Smanjuje se rezolucija energije procesom sumiranja energija, a koncentrator selektira dio podataka. Možemo slati sve energije od nekoliko najznačajnijih modula ili odabrati nekoliko najznačajnijih energija od svakog modula zasebno. Isto tako, moguće je slati sve energije koje su iznad predefiniranog praga.

Plavom bojom na slici označen je tzv. BE (engl. *Back-End*) dio u kojem se izvršavaju TP algoritmi o čemu će vise riječi biti u Poglavlju 6. Markirani zeleni dio pripada CMS BE strukturi. To su korelator, koji kombinira dolazne podatke s drugim dijelovima CMS detektora i globalni trigger koji donosi konačnu L1 odluku [37].

Idealno bi bilo da svaki senzor šalje svoj podatak i da se mogu spremiti i obraditi svi dolazni podaci sa svih ≈6 milijuna senzora svakih 25 ns u BE dijelu. U stvarnosti radimo redukciju podataka na nekoliko načina:

- Grupa senzora šalje svoj podatak (suma 4 energije).
- Kako su "zanimljivi" podaci rijetki, većina energija će biti jako male i zanemarive pa radimo agregaciju podataka N sudara koje šaljemo zajedno u kodnoj riječi.
- Algoritam selekcije prosljeđuje samo najveće energije iz agregiranih podataka.

4.1 Agregacija podataka na razini senzora

Postoji problem slanja podataka i ograničenja broja bitova koje možemo poslati s jednog modula. Na primjer, recimo da je najviše podataka što se može poslati sa jednog modula 160 bitova. Ako pretpostavimo da ima 256 senzora na jednom modulu [7], 160 bitova nije dovoljno. Radi toga dolazi do potrebe za formiranjem grupa senzora koje se zovu trigger ćelije TC (engl. *Trigger Cell*). Umjesto da se šalju podaci o svakom senzoru, možemo slati podatke grupe senzora npr. 2x2, tj. da 4 senzora šalju jedan podatak (Slika 18). Šesterokut na slici je modul koji ima 256 grupiranih senzora po 4, i nastaju 64 takve grupe. Ovim postupkom grupiranja senzora smanjili smo količinu podataka koje šaljemo za 4 puta.



Slika 18 Skica modula sa senzorima 2x2 i upisani podaci o energijama za grupe.

Znači, sada želimo prenijeti podatke za 64 grupe senzora sa onih 160 bitova koje imamo na raspolaganju, sto znači da imamo 2 ili 3 bita po jednoj grupi (160 / 64 = 2.5) što je malo za kodiranje velikih energija. Također, većina energija su jako male i nisu od interesa s obzirom da su zanimljivi događaji rijetki.

Jedan od prijedloga kodiranja dan je na Slici 19. Za grupe ćelija s malim energijama ne moramo slati nikakve podatke, dok za grupe koje imaju velike energije kodiramo sa 8 bitova. Dakle, potrebno je imati 64 bita (za svaku grupu senzora po jedan bit) koji je indikator je li grupa ima ili nema podatke (Slika 19). Zatim slijede podaci od onih grupa koje imaju podatke. Kako vidimo na slici, na raspolaganju nam je još 160 – 64 = 96 bitova (12 okteta). To znači po jedan bajt za svaku grupu koja ima velike energije. Znači da možemo poslati podatke o energijama od maksimalno 12 grupa senzora.



Slika 19 Pojednostavljena shema kodiranja podataka.

Kad prenosimo energije od maksimalno 12 grupa senzora (12 okteta), prenosimo samo 12/64 ≈ 19% informacije na jednom modulu. Kako u pravilu sudari neće imati velike energije, nego će možda svaki stoti imati veliku energiju, onda nećemo slati podatke za svaki sudar, nego šaljemo podatke za N sudara odjednom (agregacija). To znači da ćemo iz N sudara izabrati N*12 najvećih energija.

Primjerice za N=4, želimo poslati najznačajnije podatke iz četiri sudara. Odabrat ćemo onda 4*12=48 najvećih energija iz četiriju sudara pa ćemo onda popuniti jedinice u indikatorskim bitovima kao indikator za koje grupe točno šaljemo podatke. Agregacijom podataka iz četiriju sudara na jednom modulu, ako se dogodi nešto zanimljivo u prvom sudaru, a u drugom, trećem, četvrtom ništa, onda će većina podataka biti iz prvog sudara, odnosno u indikatorskim bitovima prvog sudara će biti 48 jedinica. Iz prvog sudara koji je najznačajniji tako prenosimo najviše podataka.

4.2 Definicija i geometrija trigger ćelije

Grupiranje u heksagonalnoj ravnini moguće je obaviti na nekoliko načina ovisno o veličini grupe i simetriji [44]. Kako su jednostranični trokuti, kvadrati i regularni šesterokuti jedini koji teseliraju ravninu bez praznina, često se koriste kao građevni blokovi (engl. *Building Blocks*). Primjer korištenja heksagona kao temeljnih građevnih jedinica za formiranje grupa veličine do 4 ćelije dan je na Slici 20, kao i izračun broja blokova u pojedinoj varijanti.



Velicina	Broj kombinacija	Ukupan broj ćelija
1	1	1
2	1	2
3	3	9
4	7	28

Slika 20 Sve mogućnosti kako se mogu spojiti šesterokutni blokovi do veličine četiri [44].

Dakle, postoji puno mogućnosti kako heksagoni mogu bit grupirani u modulu. Na Slici 21 prikazana je konstrukcija od 37 heksagona, koja se sastoji od tri komada veličine tri te sedam komada veličine četiri. Moguće su varijante sa manje i vise različitih vrsta grupa.



Slika 21 Konstrukcija sastavljena od TC3 i TC4 [44].

Za konstrukciju senzorskog modula detektorskog sloja odabrane su grupe od po 4 heksagonalna senzora (TC4). Nakon definicije temeljne TC geometrije, slijedi redukcija na detektorskom sloju FE elektronike.

Redukcija podataka prve razine u Level 1 Triggeru izvodi se u prednjem dijelu uz pomoć FE detektorske elektronike. Ujednačena raspodjela heksagonalnih senzora daje digitalizaciju vrijednosti koje su sumirane da bi se dobile TC grupe. One s najvećim energijama su odabrane i prenose se u BE dio koji radi daljnju obradu

Za odabir najznačajnijih agregiranih podataka iz nekoliko sudara, potrebno je implementirati algoritam selekcije najboljih mjernih podataka o kojem će više riječi biti u idućem poglavlju.

5 Sustav za generiranje trigger signala

Dijagram toka za generiranje trigger signala prikazan je u nekoliko koraka na Slici 22. Prvi korak je pridruživanje senzorskih podataka prema predefiniranoj geometriji za formiranje trigger ćelija i sumiranje podataka. Slijedi algoritam selekcije najboljih podataka koji se prenose dalje na BE obradu. U poglavljima koja slijede detaljno ćemo opisati arhitekturu i funkciju svih dijelova algoritma.



Slika 22 Generiranje trigger signala.

5.1 Mapiranje i sumiranje senzorskih podataka

Definicija TC-a može se napraviti na razne načine, a jedan od primjera dan je u prethodnom poglavlju. Sama definicija grupa senzorskih podataka u sklopovlju je prikazana kao mapiranje (engl. *Mapping*) senzorskih ćelija u trigger ćelije.

Jedan od primjera mapiranja dan je na Slici 23 kako bi podaci bili pravilno posloženi na ulazu sumatora. Pretpostavlja se ulazni podatak od 4x12 bitova za svaku trigger ćeliju. Sumiramo podatke senzora i dobije se rezultat kodiran željenim brojem bitova (8 bitova za trigger sumu i 12 bitova za sumu četvrtine modula i ukupnu sumu modula).



Slika 23 Mapiranje i sumiranje senzorskih podataka [45].

Sumirani podaci očitani na senzorima ulaz su u algoritam selekcije najboljih mjernih podataka, pri čemu su najbolji podaci oni s najvećim (maksimalnim) energijama.

5.2 Algoritam selekcije najboljih mjernih podataka

Odabir M najvećih energija iz agregiranih podataka od N sudara, primjerice M=48, N=4, sveden je na problem odabira najboljih kandidata iz skupa podataka. Svaki podatak o energiji grupe senzora (TC uzorak) je 8-bitna kodna riječ (oktet) u kojem je energija kodirana monotono rastućim binarnim kodom.

Pronalaženje vrijednosti i/ili adrese najvećeg broja u nesortiranom skupu brojeva jedna su od temeljnih aritmetičkih operacija u raznim digitalnim sustavima kao npr. kod obrade slike, sortiranja, u istraživanjima ili u računalnim mrežama [46-49].

Postoje različite tehnike za rješavanje problema pronalaska najvećeg broja. Ako je taj zadatak potrebno izvršavati u stvarnom vremenu s jako malim kašnjenjem rješenje je korištenje programibilne logike FPGA (engl. *Field Programmable Gate Array*) ili specijalnih ASIC sklopova (engl. *Application Specific Integrated Circuit*). Sklopovi za pronalaženje najvećeg broja mogu se realizirati kao digitalni sklopovi, tako da se traženje najvećeg broja paralelizira te tako postigne jako brzo vrijeme pronalaska.

Problem pronalaska maksimalnog odnosno minimalnog člana u nizu podataka možemo definirati na sljedeći način. Neka je S nesortirani skup od n elemenata, gdje je svaki element D_i k-bitni binarni broj:

$$S = \{D_0, D_1, \dots, D_{(n-1)}\}$$
(3)

element D_{max} ili D_{min} je maksimalni ili minimalni binarni element izvučen iz skupa S, ako ima najveću ili najmanju vrijednost u odnosu na sve ostale elemente u skupu. Definicija elementa pobjednika može se formalno opisati kao:

$$\{D_{max} > D_i, \forall D_i \in S\} \text{ i } \{D_{\min} < D_i, \forall D_i \in S\}.$$
(4)

Jedan od načina pronalaska maksimalnog odnosno minimalnog ulaznog člana je sortiranjem ulaznog niza i selekcija prvih nekoliko [50, 51]. Kod sortiranja niza se automatski dobije i sljedeći najveći odnosno najmanji član te time imamo prednost što možemo iz niza od n ulaznih podataka izdvojiti bilo koji broj najvećih članova. Međutim, iako su napravljeni mnogi učinkoviti algoritmi sortiranja, razvrstavanje cijelog skupa za izdvajanje jedne maksimalne ili minimalne vrijednosti nije prihvatljivo, odnosno troši se puno resursa koje želimo smanjiti da bismo postigli što veću efikasnost.

5.2.1 Definicija algoritma za selekciju

Algoritam za selekciju najboljih mjernih podataka će na temelju situacije na jednom modulu u četiri sudara odnosno 256 bajta podataka odabrati 48 najvećih, na način da će se byte-pass logikom svi podaci proslijediti nepromijenjeni (2048 bitova), a na njih će se nadovezati 256 bitova indikatora (S bitovi) koji će ukazivati na to koji bajt je odabran (npr. ako je odabran peti bajt, da peti S bit bude u jedinici). Ideja je da se odabere jedan pobjednik u jednome taktu, tako da u 48 taktova odaberemo 48 pobjednika. Nakon što je odabran jedan pobjednik potrebno ga je isključiti iz daljnjeg natjecanja uz pomoć definirane set logike, da u sljedećem taktu ne ulazi u razmatranje (Slika 24).



Slika 24 Blok shema algoritma za selekciju [45].

Dizajniranje složenih digitalnih sustava najčešće se izvodi putem paralelnog hijerarhijskog modela. Paradigma "podijeli pa vladaj" obično se koristi radi podjele složenog digitalnog sustava na više manjih i jednostavnijih modula. Oni su dalje podijeljene na još manje dijelove i ovaj postupak se ponavlja dok ne dođemo do nedjeljive jedinice u kojoj je sadržana logika najniže razine [52]. Ovaj pristup se naziva hijerarhijsko modeliranje odozgo prema dolje (engl. *Top-down*) i najčešće se koristi u specifikaciji dizajna, dok se za implementaciju i verifikaciju koristi pristup odozdo prema gore (engl. *Bottom-up*). Po njemu prvo identificiramo logiku jedinice na najnižoj razini koja nam mora biti poznata, te je koristimo kao građevnu jedinicu za povezivanje u veće blokove sve dok ne dođemo do bloka na najvišoj razini hijerarhije [53].

Koristeći prvi od dvaju prethodno navedenih pristupa, možemo opisati dizajn modela sustava koji izvodi zadani algoritam kako je prikazano na Slici 25. Vidimo da se sklop sastoji od pet razina hijerarhije:

- 1 "FourBx" blok koji predstavlja selekciju agregiranih podataka četiri sudara,
- 4 bloka "OneModule" od kojih svaki predstavlja selekciju nad energijama od 64 grupe senzora na jednom modulu u jednom sudaru,
- 32 bloka "EightBytes" koji predstavljaju selekciju nad 8 bajtova podataka,
- 256 blokova "SingleByte" koji predstavljaju natjecanje jednog bajta podatka, a to je usporedba tog bajta sa globalnom sabirnicom pobjednika i
- 256*8=2048 blokova "SingleBit" koji predstavljaju logiku najniže razine hijerarhije, odnosno usporedbu na jednom bitu.



Slika 25 Hijerarhijski dizajn digitalnog sklopa za izvođenje algoritma.

Kad uspoređujemo dva M-bitna binarna broja, uspoređujemo ih bit po bit počevši od najznačajnijeg bita MSB (engl. *Most Significant Bit*). Kad nađemo prvi bit slijeva nadesno koji je veći zaključujemo da je taj broj veći od drugog broja. Naravno, mogli bismo ići i u suprotnom smjeru počevši od najmanje značajnog bita LSB (engl. *Least Significant Bit*), ali prvi način nam uštedi više vremena. Primjer usporedbe dvaju binarnih brojeva M=8 prikazan je na Slici 26.

Vidimo rezultat usporedbe na bitu M. Sve dok je $A_M \ge B_M$ za M=7,6,5 on je u natjecanju, a onog trenutka na M=4 kad $A_M < B_M$, A gubi u natjecanju sa B. Sve ostale bitove A_M , M=4,3,2,1,0 potrebno je staviti u nulu jer nema smisla dalje uspoređivati, očito je A < B.



Slika 26 a) Usporedba dvaju binarnih brojeva A=9, B=11. b) Komparator na jednom bitu.

Verifikacija opisanog načina formiranja konačnog rezultata opisanog u prethodnom poglavlju može se modelirati pristupom odozdo prema gore. Bajtovi se prvo uspoređuju na najnižoj razini jednog bita, što daje rezultat na razini bajta. Zatim na svakoj od idućih viših razina dobije se najveći broj na toj razini, odnosno bajt koji je najduže ostao u natjecanju.

5.3 Pregled arhitektura za selekciju maksimalnog/minimalnog elementa

5.3.1 Sklop na principu matrice

Prvi sklop koji je opisan je AT (engl. *Array Topology*) koji temelji svoj rad na principu višedimenzionalnog polja. AT je ujedno najjednostavniji sklop koji zapravo radi kao filter. Radi tako da se svi kandidati paralelno analiziraju od MSB do LSB, a postupno se smanjuje broj kandidata kako se pomičemo za bit u desno. Smanjenje kandidata u izboru za maksimalnog člana obavlja se pomoću kontrolnog signala. On će onemogućiti kandidata iz daljnje usporedbe kada on izgubi na određenom bitu, odnosno kontrolni signal nam zapravo omogućuje da se u daljnjim koracima sklopa uspoređuju samo članovi koji imaju priliku i dalje biti maksimalni. Kao što je prikazano na Slici 27, osnovni građevni blok arhitekture je AT-stanica i postoji n AT-stanica, po jedna za svakog kandidata u polju ulaznih podataka. Postoji i jedna AT-stanica za svaki od bitova k. Odnosno AT sklop se sastoji od n*k AT stanica koji su međusobno povezani kontrolnim signalom.



Slika 27 AT sklop [54].

Slika nam prikazuje rad AT sklopa. AT funkcionira najprije pomoću 2-ulaznih AND vrata (i) za odabir ulaznih podataka koji su omogućeni ulaznim kontrolnim signalom, i slanje signala na n-ulaz OR vrata (ii) koji daju odgovarajući bit maksimuma. Invertirani maksimalni podatkovni bit (iii) zajedno s 2-ulaznim AND vratima (iv) osigurava da čak i ako su svi odgovarajući bitovi jednaki nuli, rezultat još uvijek prenese na sljedeći AT redak, inače bi signali za kontrolu bili svi u nuli. 2-ulazna OR vrata (v) generiraju signal za kontrolu. Ovisno o ulaznim signalima, generira se stanje 1 ili 0 za izlaz koji omogućava ili onemogućava trenutačni ulazni bit. Prednost je to što možemo dobiti element pobjednika neposredno nakon prve razine ako samo jedan kandidat ima stanje MSB bita u 1, jer će AT proći samo bitove tog kandidata. Osim samog elementa pobjednika, AT također daje odgovarajuću adresu. Adresa se generira pomoću signala za kontrolu koji se propagira kroz bitove pojedinačnog kandidata. Vrijednost dobivene bit adrese je u stanju 1 ako je kandidat omogućen za sve bitove pomoću signala za kontrolu, a inače je u stanju 0.

5.3.2 Sklop za generiranje maksimuma

Sklop za generiranje maksimuma MaxMG (engl. *Maximum Magnitude Generator*) radi paralelno slično kao sklop na principu matrice. Ne sadrži nikakve sekvencijalne elemente ni registre, a u [55] je pokazano da je učinkovitiji u usporedbi s postojećim arhitekturama. MaxMG funkcionira kao filter koji uspoređuje sve bitove ulaznih podataka paralelno. Sastoji se od tri glavne razine logičkog ulaza, kao što je prikazano na Slici 28. Prva razina izvlači MSB maksimalnog elementa pomoću OR vrata. Druga razina koristi XOR za usporedbu MSB svih elemenata ulaznih podataka s MSB bitom prethodne razine. Ulazni podaci koji imaju isti MSB kao XNOR rezultat u drugoj razini, potencijalni su maksimumi.



Slika 28 Prikaz MaxMG sklopa za 8 ulaza [55].

Signal generiran s druge razine šalje se na treću razinu. Izlaz XOR vrata množi se sa svakim MSB članom svakog ulaznog podatka. Ova razina ima funkcionalnost filtra, propuštajući signal koji je još uvijek potencijalni maksimum a ako nije više potencijalni maksimum isključuje ga iz konkurencije. AND vrata sa treće razine, prenose svoj izlaz na AND ulaz na sljedeću razinu za izračun bitova sljedećeg maksimalnog elementa. Ako je izlaz AND vrata u stanju 0, taj element je isključen iz natjecanja. U slučaju da svi elementi ulaznih podataka koji imaju MBS u stanju 0, sljedeća XOR vrata će imati postavljenu izlaznu vrijednost u stanje 1, tako da AND vrata odlučuju koji je broj odabran.

5.3.3 Sklop na principu kodova

Ovaj sklop predstavlja optimiziranu sklopovsku arhitekturu koja se sastoji od kodiranja 1-od-n (engl. *One-hot Encoding*) i brojanja vodećih nula LZC (engl. *Leading Zero Count*). Arhitektura je paralelna i jednostavno se implementira uz pomoć FPGA tehnologije. U usporedbi s tradicionalnom arhitekturom temeljenom na paralelnom stablu komparatora, ima veću brzinu za 15% i 22% manju površinu silicija.

U ovoj arhitekturi računa se minimum koji je definiran kao prvo pojavljivanje jedinice u binarnom broju gledajući od MSB bita. Sastoji se od dvije faze; prva faza računa maksimalni element tako da se svaki od n kandidata prekodira, tj. pretvori u kod sa samo jednom jedinicom. Na primjer: ako je kandidat 4'b0010, onda je odgovarajući kod 16'b0010_0000_0000_0000. Ako je kandidat 4'b0000, onda je odgovarajući kod 16'b1000_0000_0000_0000. U svakom kodu, položaj jedinice znači vrijednost broja. Kada broj ulaznih podataka iznosi n, svaki ima svoj kod i ako je duljina ulaznih podataka m bitova, onda je duljina kodirane varijante 2^m.

U drugoj fazi napravi se logička operacija ILI po bitovima između generiranih kodova i nastaje vektor označen sa B na Slici 29. Brojimo prvu poziciju jedinice (gledajući od MSB) u vektoru B prema algoritmu brojanja vodećih nula. Rezultat je vrijednost najmanjeg broja C.



Slika 29 Arhitektura temeljena na kodovima [56].

5.3.4 Sklop na principu binarnog stabla

Jedan od osnovnih načina za dobivanje maksimalnog člana je korištenje tradicionalnog binarnog stabla nazvanog TBT (engl. *Traditional Binary Tree*). TBT je jednostavno binarno stablo koje radi na osnovnom principu usporedbe dva po dva elementa u paraleli. Na Slici 30 vidimo osnovni prikaz TBT sklopa koji za pronalazak maksimalnog elementa za 8 ulaznih podataka ima 3 razine i koristi 7 osnovnih blokova za usporedbu i selekciju koji se sastoje od sklopova za usporedbu ili komparatora koji generira kontrolni signal za multiplekser koji selektira izabrani ulazni element. Zajedno sa maksimalnim ili minimalnim elementom, kroz stablo se propagira i spomenuti kontrolni signal za selekciju do korijena stabla, te daje adresu pobjedničkog elementa.



Slika 30 Prikaz TBT sklopa za 8 ulaza [54]

5.3.5 Paralelni sklopovi na principu binarnog stabla

Kod paralelnih stablastih struktura PBT (engl. *Parallel Binary Tree*) ideja je da svaka razina može raditi neovisno. Postoji nekoliko varijanti ove arhitekture kao što su RCT (engl. *Ripple Carry Topology*) i CST (engl. *Carry Select Topology*). RCT je polazna varijanta koja iterativno prosljeđuje signale usporedbe rezultata od MSB do LSB u svakom cvoru stabla. Blok komparator-multiplekser iz TBT-a za usporedbu dvaju k-bitnih brojeva zamijenjen je RCT čvorom. On se sastoji od k osnovnih blokova nižih razina povezanih u seriju. Svaki od njih izvodi dvosmjernu usporedbu i generira bit elementa pobjednika. Primjer RCT čvora usporedbom dva bajta prikazan je na Slici 31.



Slika 31 RCT čvor stabla za usporedbu dva binarna broja [54]

Elementarni (2,1)-RC-blok generira signal za odabir i pronalazi signal koji se sastoji od 2bitnog podatka koji se prenosi na sljedeći RC-blok. Također prima podatak iz prethodnog (2,1)-RC bloka. Signal za odabir postavit će se u stanje 1 ako je $a_i > b_i$, što znači da je prvi ulazni broj u RCT čvoru pobjednički, a inače je postavljen u 0. Signal koji signalizira da je maksimum pronađen će se postaviti u 1 kada je pronađen maksimum.

Kao što je prikazano na Slici 32, CST arhitektura isto ima k (2,1)-RC blokova za uspoređivanje dvaju k-bitnih brojeva, ali svaki od njih se proširuje s multiplekserom 2-1 koji selektira bit maksimuma. Kako vidimo na slici, postoji i k-1 CS blokova, a svaki (2,1)-RC blok osim onog koji uspoređuje dva MSB-bita povezan je sa svojim CS blokom. CS blok uzima signal iz trenutnog (2,1)-RC bloka i prethodnog CS bloka te šalje dalje odgovarajuće signale za odabir bitova pobjednika. Ideja je da svaki od (2,1)-RC blokova može djelovati paralelno, što rezultira puno bržim radom sklopa.



Slika 32 CST čvor stabla za usporedbu dva binarna broja [54]

Razlika ovih dvaju sklopova je ta što je kod RCT sklopa jedan (2,1) blok realiziran na puno jednostavniji način nego kod CST sklopa koji ima dodatni multiplekser za kontrolu te nasljedni bit koji se generira preko CS bloka.

5.3.6 Sklop temeljen na matrici usporedbi

Sklop sličan AT-u je ABT (engl. *Array-Based Topology*), kojem je glavna značajka da ima matricu veličine n×n 1-bitnih paralelnih usporedbi. Vrijednosti matrice predstavljaju rezultate usporedbi svih mogućih parova od n k-bitnih ulaznih brojeva.



Slika 33 Blok dijagram ABT sklopa za pronalaženje najvećeg broja [54]

Dani sklop prikazan na Slici 33 je kombinacijski i paralelno izvodi sve usporedbe te generira rezultantnu matricu signala. Sklop se sastoji se od tri glavna dijela :

- CAU (engl. Comparator Array Unit) Niz komparatora koji generira matricu usporedbi
- AGU (engl. Address Generation Unit) Sklop za generiranje adrese maksimuma
- DSU (engl. Data Selection Unit) Selektor koji bira adresiranu maksimalnu vrijednost

CAU uspoređuje svaki ulazni element D_i sa ostalih n-1 elemenata kako bi odredio je li dani element najveći. Stoga, imamo n×(n-1) paralelnih usporedbi, odnosno n×(n-1) komparatora. Potrebno je usporediti n brojeva, a rezultat krajnje usporedbe je 1-bitni signal m_i , koji je u jedinici ako je i-ti broj najveći.

$$m_{0} = (D_{0} > D_{1}) \cdot (D_{0} > D_{2}) \cdot \dots \cdot (D_{0} > D_{n-1})$$

$$m_{1} = (D_{1} \ge D_{0}) \cdot (D_{1} \ge D_{2}) \cdot \dots \cdot (D_{1} \ge D_{n-1})$$

$$\dots$$

$$m_{n-1} = (D_{n-1} \ge D_{0}) \cdot (D_{n-1} \ge D_{1}) \cdot \dots \cdot (D_{n-1} \ge D_{n-2})$$
(5)

Navedenih n×(n-1) usporedbi možemo obavljati paralelno jer ne postoji međusobna ovisnost. Rezultat svake usporedbe označen je sa $g_{x,y}$ gdje x i y označavaju redak i stupac u matrici usporedbi.

	C0	C†	C2	C3
R0	0	Q1.4	Q2,0	9 2,0
RI	81.0	۵	\$2,2	91,1
R2	82.0	82.1	0	91,2
R3	83.0	Ga.t	83.2	0

Slika 34 Matrica usporedbi za primjer 4x4.

AGU je sklop koji iz gornje matrice usporedbi generira adresu najvećeg broja. To čini uz pomoć NILI operatora nad svakim od stupaca matrice. Ako je broj koji pripada stupcu najveći sva polja tog stupca će biti 0 te će se na izlazu NILI vrata javiti 1. Generirana adresa ima postavljen u jedinici samo onaj bit od n bitova koji predstavlja položaj najvećeg broja. Potrebno je izračunati samo gornji trokut matrice, donji se dobije inverzijom. Ako želimo binarnu adresu potrebno je imati dodatni enkoder.

DSU je zapravo binarno stablo 2-1 k-bitnih multipleksera koje treba raditi paralelno s AGU. Na temelju adrese, selektira se maksimalna vrijednost iz ulaznog seta podataka. AGU i DSU se realiziraju paralelno. Komparatori AGU dijela svi rade u paraleli i uspoređuju dva k-bitna broja. Navedeni komparatori uspoređuju samo trokutastu polovicu matrice, a druga se dobije inverzijom dok je dijagonala jednaka nuli.

5.4 Usporedba arhitektura za selekciju

Algoritam selekcije može se realizirati bilo kojim od prethodnih arhitektura koja omogućava odabir jednoga maksimuma iz skupa ulaznih podataka. Adresa se može i ne mora generirati na izlazu, osim kod arhitektura koje na temelju adrese izvlače vrijednost maksimalnog elementa. Važno je da arhitektura omogućava selekciju pobjednika frekvencijom 500 MHz, sto znači da kašnjenje za odabir jednoga maksimuma ne smije biti veće od T=2ns. Time se omogućuje selekcija 48 pobjednika unutar 100 ns u simulaciji, kako je prikazano na Slici 24.



Slika 35 Rezultati simulacije implementiranih arhitektura.

Neke od arhitektura implementirane su u programskom jeziku Verilog. Funkcionalna verifikacija njihovog rada za 8 ulaznih podataka od 8 bita dana je simulacijom u Xilinx ISE Design Suite 14.5 okruženju. Rezultati simulacije prokazani su na Slici 35.

Možemo vidjeti da sve arhitekture imaju kašnjenje manje od 2 ns za pronalazak jednog pobjednika. RCT, ABT i MaxMG su top tri najbrže u simulaciji. TBT je najsporiji s kašnjenjem 1.4 ns, pri čema PBT arhitekture daju bolje rezultate radi paralelnog izvršavanja razina u stablu. LZT topologija nije implementirana radi duljine kodirane varijante kodne rijeci ovisno o broju bitova. Konkretno, za 8-bitne ulazne podatke, kodovi su duljine 256 bitova pri čema duljina koda raste eksponencijalno u odnosu na broj bitova ulaznih podataka.

U Tablici 1 dana je kratka usporedba arhitektura za selekciju s obzirom na nekoliko parametara. Analizirano je da li arhitektura daje maksimum, minimum ili oboje te da li generira adresu selektiranog podatka. Neke arhitekture kao ABT i LZC ovise o adresi jer se na temelju nje izvlači vrijednost selektiranog podatka iz skupa ulaznih podataka. Važno je da takva arhitektura ima ugrađeni prioritet, sto znaci da se za vise istih maksimuma ili minimuma u ulaznim podacima selektira samo jedan prema predefiniranoj shemi prioriteta.

Arhitektura	Max	Min	Adresa	Vrijednost selekcije ovisi o adresi	Adresa generirana nakon ili skupa sa selekcijom	Prioritet za vise jednakih pobjednika
AT	+	-	+	_	+	-
MaxMG	+	+	-	-	-	-
LZC	-	+	+	+	-	+
TBT	+	+	+	_	+	+
RCT	+	-	+	-	+	+
CST	+	-	+	_	+	+
ABT	+	+	+	+	-	+

Tablica 1. Usporedba arhitektura za selekciju.

Arhitekture utemeljene na matrici nemaju ugrađen prioritet, sto znaci da se generira adresni vektor koji ima elemenata isto koliko i ulaznih podataka, i nema samo jednu jedinicu na poziciji gdje je smješten maksimum, već će na svim mjestima gdje su višestruki maksimumi na ulazu imati jedinicu dok će ostali elementi biti u nuli. Takav vektor potrebno je filtrirati tako da ostane samo jedna jedinica (prema dogovoru, to može biti ona na najznačajnijoj poziciji), tako da se selektira samo jedan mjerni podatak.



Slika 36 Krivulje kašnjenja i površine za implementirane ASIC arhitekture.

ABT je potencijalno najbrža arhitektura. Iako je kompromis velika kompleksnost u smislu površine, ABT je brži od svih ostalih sklopova [54]. Vidimo da je u simulaciji RCT ispao brzi od ABT-a, ali u stvarnom sklopu to nije tako. Rezultati simulacije u Xilinx ISE okruženju ovise o ulaznim podacima koje koristimo u testnom okruženju simulatora. Na Slici 35 je primjer simulacije za ulazne podatke u heksadecimalnom obliku: 64'h_21_42_53_44_88_87_D6_66.

Gledajući stablaste strukture, TBT je sporiji u teoriji od PBT varijanti kao sto su RCT i CST, iako je potrebno manje logičkih vrata za njegovu realizaciju [54]. Rezultati su prikazani na sintetiziranim ASIC sklopovima za odabrane arhitekture kako je prikazano na Slici 36. Vidimo da je ABT zaista brži od stablastih struktura, posebno od TBT-a i RCT-a za duljinu kodne rijeci na ulazu k>16. MaxMG je najsporiji u implementiranom ASIC sklopu pa je izostavljen sa lijeve strane Slike 36. S druge strane, kako je sličan arhitekturama na principu matrice, MaxMG i AT imaju sličnu površinu. Kako je očekivano, ABT ima najveću površinu od svih sklopova i izostavljen je sa desne strane Slike 36.

Kompleksnost sklopova u smislu kašnjenja i površine u skladu su sa teorijskom aproksimacijom kompleksnosti koja je dana u [54].

6 Rekonstrukcija trigger signala

Nakon selekcije dijela podataka, iz trigger suma potrebno je rekonstruirati primljenu parcijalnu informaciju o energijama.



Slika 37 Dijagram toka prema rekonstrukciji.

Ideja novog načina rekonstrukcije trigger signala je matrica akumuliranih trigger signala (engl. *Trigger Cell Map*) prikazana na Slici 37. Razvoj algoritma BE rekonstrukcije u L1 Triggeru temelji se na 2D obradi u prvom koraku i 3D pristupu u drugom koraku, o čemu će više riječi biti u nastavku.

6.1 Postojeći TP generator

Nakon koraka selekcije opisanog u poglavlju 5., slijedi algoritam TP generatora TPG (engl. *Trigger Primitive Generator*). Odabrane trigger ćelije su grupirane zajedno unutar svakog sloja cime nastaju 2D klasteri (engl. *Clusters*), koji se koriste za izračunavanje centroidne pozicije i informacije o energiji na svakom sloju. Korištenjem izvedenih informacija o središtu klastera, oni su povezani u 3D preko slojeva što rezultira razvojem centralne osi po kojoj se razvija elektromagnetski EM pljusak čestica (engl. *Electromagnetic Shower*). Primjeri sudara već su dani na Slici 6, a sa strane možemo vidjeti depozit energije na "end-cap" dijelu kalorimetra.

Čestica stupa u interakciju s aktivnim i pasivnim materijalom kalorimetra i pokreće se kaskadni proces pri čemu razvoj pljuska ovisi o vrsti čestica. Depozit energije u aktivnom dijelu kalorimetra (heksagonalni silicijski moduli sa senzorima) proizvodi signal koji možemo mjeriti, proporcionalan ukupnoj energiji koju je čestica dala [57].

Cilj je rekonstruirati punu "sliku" EM pljuska čestica, a kako se on razvija u dubinu, jer je treća dimenzija bitna. Zato se na skici HGCAL BE vide 2 temeljna koraka (Slika 17):

- Prvi korak TPG klasteriranje energija na svakom sloju i formiranje 2D klastera,
- Drugi korak TPG povezivanje 2D klastera u 3D.

S punom 3D informacijom, 3D klasteri mogu se klasificirati primjerice kao EM kandidati za elektron ili foton.

Skica arhitekture dana je na Slici 38. U prvoj fazi radi se dinamičko grupiranje na temelju algoritma traženja najbližeg susjeda (engl. *Nearest Neighbor Algorithm*) u TC ravnini. Pritom se generiraju 2D klasteri u svakom detektorskom sloju. U drugoj fazi stvaraju se 3D klasteri korištenjem uzdužnog ili longitudinalnog razvoja EM pljuska kroz slojeve [58].



Slika 38 Postojeća BE HGCAL TPG arhitektura [58].

6.2 Razvoj TPG algoritma temeljenog na 3D pristupu

Daljnje istraživanje temelji se na razvoju arhitekture za TP algoritam rekonstrukcije koji se temelji isključivo na 3D informaciji. Potrebno je uključiti komponentu dubine kroz slojeve (z-koordinata).

Umjesto prvo 2D klasteriranja pa povezivanja u 3D objekte, odmah će se pokušati raditi 3D obrada. Kako će u HL-LHC L1 Trigger-u veliki dio sudara nastati radi PU interakcija, potreban je novi pristup, odnosno uvođenje informacija o praćenju (engl. *Tracking*). Za nadogradnju L1 "okidača za trag" (engl. *Track Trigger*) prikazanog na Slici 17 potrebna je nova hardverska arhitektura za uvođenje informacija o praćenju [37].

Potencijalni algoritam bi se sastojao od tri dijela u dva TPG koraka [59]:

- Prvi korak TPG
 - Algoritam zasijavanja (engl. Seeding Algorithm)
 - Brzo lokalizirati zanimljive regije i smanjiti resurse za idući korak
 - Algoritam grupiranja (engl. *Clustering Algorithm*)
 - Počevši od prethodno identificiranih regija
- Drugi korak TPG
 - Super grupiranje
 - Spajanje nekoliko klastera
 - Mogu se spojiti klasteri iz HGCAL "end-cap" i iz "barrel" dijela kalorimetra (isti format podataka)

Lokaliziranje zanimljivih regija može se napraviti pomoću projekcije (0,0,0) tragova izgrađene od slojeva 15 do 18 s poprečnom veličinom 2x2 stanice (veličina trigger ćelije). Usput se može primijeniti mehanizam za smanjivanje PU utjecaja.

6.3 Retina algoritam za praćenje u LHCb tragaču

Nedavno se u fizici visokih energija (engl. *High Energy Physics*) pojavio algoritam za prepoznavanje uzoraka (engl. *Pattern Recognition*) sa umjetnom mrežnicom (engl. *Artificial Retina*) [60] o kojem će više riječi biti u idućim podpoglavljima.

6.3.1 Prepoznavanje uzoraka s umjetnom mrežnicom u fizici visokih energija

Retina algoritam se koristi u prepoznavanju uzoraka i inspiriran je mehanizmom ljudskog vizualnog sustava [61, 62]. Eksperimentalna istraživanja mehanizma vida pokazala su da su za prvu fazu obrade slike neuroni podešeni da prepoznaju specifičan oblik na određenom području mrežnice, koji se naziva "receptivno polje". Ti neuroni primaju signale samo iz te regije mrežnice, kako bi smanjili broj veza i količinu podataka. Generirani paralelno, odgovori neurona se zatim interpoliraju kako bi se stvorio pregled rubova ili oblika slika za oko 30 milisekundi [63].

Kao što je već rečeno, u LHC-u je broj sudara vrlo velik i proizvodi oko 40 milijuna sudara u sekundi, gdje svaki od njih stvara tragove pljuska čestica. Kako je većina sudara nezanimljiva za fizičare, bilo bi potrebno razviti učinkovitu tehniku redukcije. To je upravo ono što mrežnica čini u ljudskom vidu. Ona ignorira velike količine podataka u vizualnom polju, ali upozorava mozak kada se pojave zanimljivi uzorci [64]. Da bi se smanjio broj nezanimljivih tragova, mogao bi se proučiti njihov oblik i pokrenuti pohranjivanje podataka samo kada su ti tragovi neobični.

6.3.2 Nadogradnja detektora za LHCb

Implementacija Retina algoritma je planirana za novu nadogradnju tragača u LHCb detektoru. Nadogradnja na HL-LHC započet će oko 2024. godine tijekom trećeg dugog isključenja (LS3), ciljajući na ukupan integrirani luminozitet od 3000 fb⁻¹, i odgovarajući prosječan broj od 140 do 200 PU interakcija, na frekvenciji sudara 40MHz [65]. Postojeći tragač je izgrađen kako bi podržao integrirani luminozitet od oko 500 fb⁻¹, i bit će veliki izazov podržati novo HL-LHC okruženje, sa oko 5 puta više PU i količine podataka.

Koncepti Retina algoritma mogu se koristiti za rekonstrukciju tragova čestica u tragaču. Naime, pretpostavimo da je detektor za praćenje napravljen od skupa paralelnih slojeva, koji osigurava mjerenje jedne prostorne koordinate (x) i da je volumen detektora predstavljen bez magnetskog polja. Prema tome, trajektorije nabijenih čestica su ravne linije, koje se sijeku na detektorskim slojevima, i identificiraju se pomoću dva parametra, npr. (m, q), gdje je m kutni koeficijent i q je sjecište sa x-osi u (z, x) - ravnini. Diskretiziramo prostor parametara tragača, (m, q), u stanice ili ćelije (engl. *Cells*), koje predstavljaju receptivna polja vizualnog sustava. Središte svake ćelije identificira stazu u prostoru detektora, koja siječe slojeve detektora u prostornim točkama koje nazivamo receptorima. Prema tome, svaka ćelija (m_i, q_j) parametarskog prostora odgovara skupu receptora x_k^{ij} , gdje k = 1,..., n prolazi preko slojeva detektora (engl. *Detector Mapping*) i to je učinjeno za sve ćelije prostora parametarskog prostora [61].



Slika 39 Shematski prikaz mapiranja detektora. Mreža ćelija u parametarskom prostoru (lijevo) i odgovarajući receptori u detektoru (desno) [61].

Nakon obrade svih pogodaka (reakcija čestica s materijalom u tragaču), tragovi se identificiraju kao središnji lokalni maksimumi (engl. *Central Local Maximum*) iznad praga u parametarskom prostoru parametara (Slika 40 i Slika 41) [61]. Svaka ćelija na Slici 40 predstavlja rekonstruiranu putanju čestica, gdje su na kraju odabrane samo dvije staze. Ove dvije su one prave rekonstruirane iz stvarnog događaja prikazanog na slici, budući da je najveći broj receptora mapiran u istu ćeliju u parametarskom prostoru.



Slika 40 Izlaz Retina algoritma (sredina) na događaj sa dvije staze (lijevo). S desne strane su rekonstruirani tragovi (maksimumi iznad praga) [61].

Algoritam je implementiran na FPGA i pokazao je izvrsne performanse [66]. Autori kažu da je moguće rekonstruirati tragove čestica na frekvenciji od nekoliko stotina milijuna sudara u sekundi [66]. Pretvorba parametara prostora može se realizirati jednostavnom LUT tablicom za mapiranje (engl. *Lookup Table*). Odabir centralnog lokalnog maximuma može se implementirati dobro poznatim 2D digitalnim filtrom.



Slika 41 Izlaz Retina algoritma (sredina) na događaj s jednom stazom (lijevo). S desne strane su rekonstruirani tragovi (maksimumi iznad praga) [68].

Implementacija algoritma centralnog lokalnog maximuma je poput konvolucijskog filtra prikazanog na Slici 42 [67, 68], ali s maskom veličine 3x3 sa svim nultim elementima osim središnje jedinice. Kako je prikazano na slikama, primjer središnjeg lokalnog maksimuma se koristi za odabir rekonstruiranih tragova.



Slika 42 Konvolucija korištenjem 3x3 maske i prikaz algoritma centralnog lokalnog maximuma u parametarskom prostoru (m, q) [67, 68].

Pronalaženje tragova (engl. *Track Finding*) može se implementirati u algoritmu okidača prve razine u HGCAL detektoru, o čemu će više riječi biti u idućem poglavlju.

6.4 Pronalaženje traga u L1 Trigger algoritmu - Istraživanje u tijeku

Kako je već navedeno, novi detektor za praćenje mora izvesti učinkovitu rekonstrukciju tragova čestica, s velikom točnošću pod povećanim PU uvjetima. Da bi se smanjio broj pogrešno identificiranih tragova čestica, potrebna je veća granularnost u detektoru tragača [65].

U nadograđenom HGCAL-u predlaže se kalorimetar za uzimanje uzoraka (engl. *Sampling Calorimeter*) na bazi silicija visoke razlučivosti, uz upotrebu silicijskih senzorskih modula koji omogućuju finu segmentaciju na detektorskoj ravnini. Stoga je omogućena visoka granularnost, a za obradu u HL uvjetima, po prvi put će detektor koristiti informacije o praćenju u sustavu trigger algoritma L1 razine. Na temelju toga mogu se odabrati "hotspot" regije koje su zanimljive za daljnju analizu.

Započeto je istraživanje kao uvod u temu doktorata. Po uzoru na algoritam iz prethodnog poglavlja, implementiran je algoritam za praćenje trajektorije (eng. *Tracking Algoritam*) koji se primijenjuje u prvom koraku BE obrade, a to je korak zasijavanja. Temeljni cilj je pronaći zanimljive regije na temelju 3D detektorskog volumena podataka koje su nužne za daljnju obradu.

Dakle, Retina algoritam iz LHCb primjenjuje se na L1 mehanizam u HGCAL-u. Praćenje se može primijeniti kako bi se pronašli EM tragovi za pljusak čestica u višeslojnom detektoru i izvukli parametri traga.

Po svojoj prirodi, EM pljusak čestica nije samo staza, već i proširenje s nekim uzorkom. Prema tome, bolji izbor kandidata koji iniciraju pljusak (engl. *Seeds*) u koraku zasijavanja koji je naveden u poglavlju 6.2 može se obaviti korištenjem poznatih informacija o uzorku po kojem se razvija EM pljusak. To je uzdužni (engl. *Longitudinal*) energetski profil pljuska čestica, budući da se on razvija u dubinu, a depozit udjela energije se događa u svakom sloju detektora.

Kao i u Retina algoritmu, primjenjuje se konverzija prostora parametara iz trodimenzionalnog fizičkog (x, y, z) u projicirani prostor pljuska koji je parametarski dvodimenzionalni (r, c). Stoga se izravni 3D volumen detektora koristi za projektiranje podataka i izdvajanje zanimljivih regija pomoću 3x3 digitalnog filtra središnjeg lokalnog maksimuma.

Razmatrano je nekoliko pretpostavki:

- Koristimo jednostavan slučaj sa 2 parametra staze, uz pretpostavku ravne linije koja dolazi iz (0,0,0);
- Provodimo projekciju na prvi sloj prema (0,0,0);
- Akumulira se energija u 2D histogramu: tragovi u materijalu poravnati duž staze akumulirat će više energije.

Za razliku od trajektorije u LHCb detektoru, trag EM pljuska u kontekstu okidača L1 razine dobiva se od depozita energije uzduž trajektorije i akumulirane energije u projiciranom prostoru na prvom sloju (Slika 43).



Slika 43 Shema projekcije detektorskog 3D volumena [69].

Također, kao i u Retina algoritmu, gdje svaki pogodak ne mora pridonijeti receptoru s istim faktorom težine, svaka se energija može također ponderirati težinskim faktorom u algoritmu L1 praćenja. U tom slučaju, identifikacija EM pljuska može se postići uzdužnim profilom, koji može dodatno ojačati mehanizam za 3D redukciju podataka. Također, inteligentno možemo smanjiti volumen podataka koristeći prethodni heuristički pristup.

Za svaku ćeliju akumuliranog prostora ili mape u postupku identifikacije, umjesto zbrajanja energije ćelije, primjenjujemo 2D identifikacijski mehanizam i pomnožimo s uzdužnom vrijednošću EM profila, kako je dano na Slici 44.



Slika 44 Strategija identifikacije EM pljuska za granularnost podataka na SC razini [69].

Naša studija je pokazala da prethodna identifikacijska strategija omogućuje poboljšani algoritam zasijavanja sa smanjenim brojem seed-ova ili "žarišnih točaka" u odnosu na slučaj bez ponderiranih vrijednosti (Slika 45). Možemo dobiti manji broj seed-ova što je vrlo važno u scenariju visokog PU okruženja [70].



Slika 45 Efikasnost algoritma EM identifikacije [70].

Ovo istraživanje predstavlja jednu od mogućih strategija za algoritam 3D rekonstrukcije, tj. prvi korak zasijavanja. EM pljusak može se aproksimirati pravocrtnom linijom koja dolazi iz središta detektora, a broj kandidata za seed može se smanjiti s gore spomenutom identifikacijom. Zatim, položaj stvarnih čestica može se upariti sa seed kandidatom. Definiramo radijus udaljenosti, a ako postoji više od jednog kandidata u radijusu udaljenosti, r, odabire se onaj s maksimalnom energijom. Nakon utvrđivanja položaja seed-a, može se rekonstruirati linija modela EM pljuska i odabrati energije oko osi simetrije rekonstruiranog valjka u volumenu (Slika 46).



Slika 46 rekonstruirani EM trag (a) u volumenu i energije na slojevima; (b) u 2D projiciranom paametarskom prostoru [69].

6.4 Nastavak istraživanja

Možemo definirati nekoliko strategija TP algoritma:

- Korištenje projiciranog 3D prostora
 - o korak 1: praćenje + zasijavanje, korak 2: 3D grupiranje u volumenu detektora
 - o korak 1: praćenje + zasijavanje, korak 2: 2D grupiranje
- Korištenje direktnog 3D prostora
 - o Smanjenje podataka na temelju tenzora

• 3D grupiranje u volumenu detektora

Postoji nekoliko komponenti koje treba dodatno istražiti:

- Shema očitavanja podataka iz FE
 - Kako se podaci šalju iz FE, kakav je PDU (engl. *Packet Data Unit*) format ulaznih podataka?
 - Algoritam odabira koji se temelji na "najboljim" TC-ovima
 - Algoritam odabira koji se temelji na "najboljim" modulima
- Strukture za pohranu podataka dobivenih od FE
 - Kako pohraniti primljene podatke u učinkovitu strukturu podataka tako da su pretraživanje i pristup najbrži?
- Algoritam za pronalaženje susjeda podataka
 - Kako definirati učinkoviti algoritam pronalaženja susjeda koji ne ovisi o geometrijskim ograničenjima u TC ravnini?

6.4.1 Strategije razvoja arhitektura TP algoritma

Prva strategija za razvoj arhitekture temelji se na korištenju projiciranog 3D prostora, tako da se trodimenzionalni problem svodi na dvodimenzionalni:

a) Za inicijalnu TP projektiranu 3D strategiju prikazanu u prethodnom odjeljku 6.4 (istraživanje u tijeku), TC energije se projiciraju na 2D ravninu pomoću 3D informacija, tako da se početne regije mogu identificirati u detektoru. Ta se područja mogu dalje analizirati povratkom u volumen detektora. Međutim, da bi se to postiglo, potrebno je osmisliti arhitekturu koja se sastoji od dva koraka. U prvom koraku, praćenje treba obaviti nekoliko paralelnih FPGA kako bi se identificirao seed, a onda bi ga trebalo poslati zajedno s nekoliko TC-ova oko njega na slijedeći sloj FPGA koji bi obavili klasteriranje za definiranje TP pozicije. Moguća TP arhitektura je prikazana na Slici 47 [71].



Slika 47 Shema prve TP arhitekture [71].

Mehanizam koji uključuje tri dimenzije može se ugraditi kao heuristika na temelju fizike o pljusku. U idućem koraku, može se na temelju regije definirati položaj koji je zanimljiv i tu nastaviti daljnja obrada. Pritom je potrebno uzeti u obzir otežavajuće okolnosti zadane geometrijom detektora.

b) Također, može se definirati varijanta koja bi izbjegla povratak u volumen i radilo bi se 2D klasteriranje na temelju projiciranih i reduciranih mapa podataka.

Druga strategija temelji se na korištenju direktne obrade u 3D volumenu podataka:

a) Algoritam izravnog 3D TP algoritma može se temeljiti na mogućnosti rekonstrukcije direktno u 3D volumenu korištenjem nekoliko horizontalnih, bočnih i frontalnih slojeva (engl. *Slices*) koji nastaju procesom dekompozicije višedimenzionalne matrice ili tenzora [72]. Korištenje koncepta tenzora može pametno smanjiti podatke koji se temelje na šesterokutnoj granularnosti SC. Također, može se definirati nova tenzorska struktura kao heksagonalna konveksna struktura poliedra prikazana na Slici 48 [72, 73].



Slika 48 Bočni (engl. *Lateral*) slice tenzora trećeg reda i hexagonalni tenzorski ekvivalent [72, 73].

b) Izravni 3D TP algoritam u jednom koraku također se može temeljiti na 3D mehanizmu za konvoluciju kao što je 3D medijan filtar [11]. Umjesto 2D primjene maske na podatkovnoj ravnini (x, y) uključena je i horizontalna dimenzija, tj. dubina podataka, kako je dano na Slici 49. Također, shema direktne 3D arhitekture je prikazana na Slici 50.



Slika 49 Maska 3D Median filtera [74].



Slika 50 Shema druge TP arhitekture [71].

6.4.2 Format ulaznih podataka sa FE

U svim navedenim strategijama treba definirati format ulaznih podataka. Na primjer, odabir podataka u FE može se temeljiti na "najboljim" TC podacima, kao što je već objašnjeno u poglavlju 4, može se temeljiti na odabiru 48 TC-ova u agregiranim podacima od 4 BX. Također, odabir se može temeljiti na "najboljim" modulima, a zatim se svi podaci iz tih modula mogu poslati u BE algoritam koji generira TP pozicije.



Slika 51 Ulazni format podataka i PDU format za BE FPGA obradu.

Podatke treba obraditi kako se primaju u BE ulazu, s dobro definiranim PDU formatom ulaznih podataka. Na primjer, 1 FPGA ne "vidi" cijeli sloj nego samo 3-6 modula u dubinu na svakom ulazu prima podatke sa jednog sloja (agregirane podatke nekoliko BX-eva). Od odabranih modula prima svih 48 TC-ova (Slika 51). Svakih 25 ns na jednom ulaznom linku je kodna riječ koja sadrži adresu modula (8 bita) i njegovih 48 TC-ova (svaka energija kodirana sa 8 bita).

Nadalje, treba uzeti u obzir mješovite podatke nekoliko BX sudara i kako ih preraspodijeliti ili ih učinkovito obraditi, tako da se podaci ne miješaju po različitim BX-evima.

6.4.3 Spremanje podataka i algoritam za pronalaženje susjeda

U slučaju primjene 3D algoritma za grupiranje, bez obzira je li riječ o izravnom 3D u jednom koraku (Slika 47) ili o 3D obradi u drugom koraku u dizajnu arhitekture u dva koraka (Slika 50), treba privremeno spremiti ulazne podatke, a zatim izvršiti učinkovito pretraživanje i odabir. Stoga je potrebno dodatno proučiti i analizirati učinkovite višedimenzionalne strukture podataka [75].

Također, algoritam za pronalaženje susjeda treba biti dizajniran u ograničenim geometrijskim uvjetima na temelju unaprijed definiranog dizajna i geometrije detektora koja je već prikazana. Budući da koordinatni sustav nije Kartezijev kao na Slici 49, bilo bi zanimljivo definirati algoritam najbližih 3D susjeda u definiciji romboidne simetrije zarotirane 120°.

Daljnja istraživačka pitanja bila bi istražiti nekoliko arhitektura TP algoritma, proučiti njihove prednosti i nedostatke te odabrati najprikladniju prema zadanim kriterijima. Potrebno je simulirati djelomične TC podatke koji se odabiru i šalju iz FE, tako da se može procijeniti točnost odabrane arhitekture. To bi omogućio odabir najbolje arhitekture na temelju kompromisa između hardverskih ograničenja i točnosti izlaznih TP pozicija.

7 Zaključak i smjernice za daljnji rad

Korištenje moderne instrumentacije i nadogradnja utemeljena na najnovijoj tehnologiji su česta pojava u fizici čestica visoke energije. Posebno, u HGCAL projektu buduće nadogradnje detektoraCMS za HL-LHC, dolazi do velikog povećanja ukupne energije i podataka dostupnih iz niza senzora. Korištenje silicijskih heksagonalnih senzora omogućava visoku rezoluciju radi mogućnost segmentacije u jako male ćelije na detektorskom sloju. Također, izgradnjom kalorimetarskog "end-cap" dijela u 40 slojeva, omogućava se trodimenzionalni prikaz EM pljuska čestica.

S obzirom da je vjerojatnost zanimljivog događaja mala, a velik dio signala u nadograđenom eksperimentu će biti posljedica većeg broja PU sudara, treba brzo donijeti ispravnu odluku o kvaliteti da bi se znalo treba li očitati podatke o događaju. Ovaj algoritam okidača ili triggera, treba djelovati u realnom vremenu, pod ograničenjima koje nameće predefinirana arhitektura i mogućnost prijenosa podataka.

Ovaj kvalifikacijski rad koncipiran u tri temeljna dijela:

- Definicija geometrije detektora
- Mehanizam redukcije i selekcija podataka za generiranje trigger signala
- Uvod u rekonstrukciju trigger signala

Na temelju prethodnih triju komponenti strukturirana su poglavlja rada koja prate zadani logički slijed. Nakon uvodnog dijela definicije same geometrije senzora i redukcije dan je uvod u treći dio koji se tiče obrade prenesenih podataka. U taj dio se tek ulazi pa su dane naznake pretpostavki na kojima se temelje koraci potencijalnog algoritma.

Dakle, kao daljnje istraživanje, predviđa se rad na definiranju potencijalne arhitekture za rekonstrukciju trigger signala. Postoji vise mogućih pristupa, bilo direktno u 3D volumenu ili koristenjem projiciranog 2D parametriziranog prostora, pri cemu neki uključuju i korištenje tragova kojima se aproksimira pljusak cestica da bi se brzo detektirale zanimljive regije.

Nakon definirane arhitekture i algoritamskog rješenja, potrebno je ispitati kvalitetu odluke na temelju djelomičnog skupa podataka primljenog temeljem izabranog algoritma selekcije. Važno je definirati parametre kvalitetne odluke sa aspekta fizike koji će odrediti efikasnost razvijenog algoritma.

Literatura

- [1] CERN službena web-stranica: "The Large Hadron Collider" [on-line materijal], preuzeto u svibnju 2019, link: https://home.cern/science/accelerators/large-hadron-collider
- [2] "Large Hadron Collider beauty experiment" [on-line materijal], preuzeto u svibnju 2019, link: https://lhcb-public.web.cern.ch/lhcb-public/en/detector/Detector-en.html
- [3] CERN službena web-stranica: "Superconducting Magnet" [on-line materijal], preuzeto u svibnju 2019, link: <u>http://cms.web.cern.ch/news/superconducting-magnet</u>
- [4] Incandela, Joseph. (2007). "The Status of CMS" [on-line materijal], preuzeto u svibnju 2019, link: https://www.researchgate.net/publication/1897611 The Status of CMS
- [5] Dris, Stefanos & Foudas, C & Troska, J. (2010). "Performance of the CMS Tracker Optical Links and Future Upgrade Using Bandwidth Efficient Digital Modulation".
- [6] Burkhard Schmidt (2016): "The High-Luminosity upgrade of the LHC: Physics and Technology Challenges for the Accelerator and the Experiments", Journal of Physics: Conference Series, 706 022002
- [7] CMS Collaboration (2015). "Technical Proposal for the Phase-II Upgrade of the Compact Muon Solenoid", CERN-LHCC-2015-10, ISBN 978-92-9083-417-5
- [8] Ochando, Christophe. (2017). "HGCAL: A High-Granularity Calorimeter for the Endcaps of CMS at HL-LHC". Journal of Physics: Conference Series. 928. 012025. 10.1088/1742-6596/928/1/012025.
- [9] Markus Klute (2015): "Exploiting the LHC Physics Potential", Cornell LEPP Journal Club, Oct 30th, 2015, [on-line materijal], preuzeto u svibnju 2019, link: <u>https://www.classe.cornell.edu/rsrc/Home/NewsAndEvents/JournalClub/FallY2015/Klute_Slide</u> <u>s.pdf</u>
- [10] Luca Cadamuro (2018): "Search for Higgs Boson Pair Production in the bb t+ t- Decay Channel: with the CMS detector at the LHC", Springer Theses, Springer, 2018, ISBN 3030040550, 9783030040550.
- [11] Simone Bologna (2018), on behalf of the CMS collaboration: "Overview of CMS trigger", University of Bristol, 13 November 2018 [on-line materijal], preuzeto u svibnju 2019, link: https://indico.ihep.ac.cn/event/7389/session/22/contribution/191/material/slides/0.pdf
- [12] CERN sluzbena web-stranica: "TRIGGERING AND DATA ACQUISITION" [on-line materijal], preuzeto u svibnju 2019, link: <u>https://cms.cern/detector/triggering-and-data-acquisition</u>
- [13] M. Hansen: "CMS HL-LHC EM Calorimeter Upgrade", CERN, for the CMS ECAL upgrade project(s) [on-line materijal], preuzeto u svibnju 2019, link: <u>https://indico.cern.ch/event/287628/contributions/1640945/attachments/535360/738128/CMS</u> <u>HL-LHC EM Calorimeter Upgrade.pdf</u>
- [14] Prvan Marina; Ožegović Julije (2016): "Generation and Reconstruction of Trigger Signals from High Granularity Calorimeter", SoftCOM 2016 PhD Forum Book of Abstracts, Split, Croatia, 2016. str. 12-14 (poster, međunarodna recenzija, prošireni sažetak, znanstveni)

- [15] Geoff Hall(2014): "Tracking and Trigger Upgrades to CMS", University of Bristol, Brunel University, Imperial College London, Rutherford Appleton Laboratory [on-line materijal], preuzeto u svibnju 2019, link: <u>http://www.ep.ph.bham.ac.uk/general/seminars/slides/Geoff-Hall-2014.pdf</u>
- [16] Prvan Marina; Ožegović Julije (2017): "Analysis of the New CMS Detector Design Properties", ConTEL 2017 PhD Forum Book of Abstracts, Zagreb, Croatia, 2017. str. 17-19 (poster, međunarodna recenzija, prošireni sažetak, znanstveni)
- [17] Li Z. (2002): "Radiation hardness/tolerance of Si sensors/detectors for nuclear and high energy physics experiments", 2nd International Workshop on Semiconductor Pixel Detectors for Particles and X-Rays, BNL—69639, United States
- [18] Srivastava A.K. (2010): "Development of Radiation Hard Si Detectors", TIFR seminar, Mumbai, India
- [19] Tuominen E. and Haerkoenen J. (2014): "Development of Radiation Hard Radiation Detectors, Differences between Czochralski Silicon and Float Zone Silicon", Helsinki Inst. of Physics, Finland
- [20] Schwandt J. (2014): "Design of a Radiation Hard Silicon Pixel Sensor for X-ray Science", Dissertation from Department of Physics, University of Hamburg, Germany
- [21] Guillermo Bautista (2010): "Math and Multimedia Tessellation: The Mathematics of Tiling", High School Geometry, Math in Real Life [on-line materijal], preuzeto u svibnju 2019, link: http://mathandmultimedia.com/2010/03/05/tessellation-mathematics-of-tiling/
- [22] Illa Singh, Ashish Oberoi (2015): "Comparison between Square Pixel Structure and Hexagonal Pixel Structure in Digital Image Processing", International Journal of Computer Science Trends and Technology (IJCST) – Volume 3 Issue 1, Jan-Feb 2015
- [23] C.P.D. Birch, S. P. Oom, J. A. Beecham (2007): "Rectangular and hexagonal grids used for observation, experiment and simulation in ecology", Ecological Modelling, Volume 206, Issues 3–4, 2007, Pages 347-359, doi: <u>https://doi.org/10.1016/j.ecolmodel.2007.03.041</u>
- [24] Matt Strimas-Mackey (2016): "Posts About Fishnets and Honeycomb: Square vs. Hexagonal Spatial Grids" [on-line materijal], preuzeto u svibnju 2019, link: <u>http://strimas.com/spatial/hexagonal-grids/</u>
- [25] Amit Patel (2019): "Hexagonal Grids from Red Blob Games" [on-line materijal], preuzeto u svibnju 2019, link: https://www.redblobgames.com/grids/hexagons/#rotation
- [26] Ayşegül Tüysüz, Erman, Arta Dilo and Paul Havinga (2012): "A virtual infrastructure based on honeycomb tessellation for data dissemination in multi-sink mobile wireless sensor networks", EURASIP Journal on Wireless Communications and Networking, Springer, 2012, doi: <u>https://doi.org/10.1186/1687-1499-2012-17</u>
- [27] De Sousa LM, Leitão JP (2018). "HexASCII: A file format for cartographical hexagonal rasters". Transactions in GIS. 2018; 22:217–232. doi: <u>https://doi.org/10.1111/tgis.12304</u>
- [28] Mathematic Stack Exchange: "Hexagon packing in a circle" [on-line materijal], preuzeto u svibnju 2019, link: <u>https://math.stackexchange.com/questions/1283085/hexagon-packing-in-a-circle</u>
- [29] Bothra S. (1997): "Hexagonal Semiconductor Die, Semiconductor Substractes, and Methods of Forming a Semiconductor Die", United States patent 6,030,885, Feb. 29, 2000

- [30] Davis, Taryn J., and Tuhin Sinha (2018): "Polygon die packaging", U.S. Patent No. 9,911,716. 6 March 2018.
- [31] P. Saritha Hepsibha and G. Sanjiv Rao (2013): "Comparative Analysis of Area Coverage in WSNs Using Various Grid-Based Node Deployment Schemes", International Journal of Future Computer and Communication vol. 2, no. 6, pp. 633-637, 2013.
- [32] Kim S., Cheon H., Seo S., Song S. and Park S. (2010): "A hexagon tessellation approach for the transmission energy efficiency in underwater wireless sensor networks", Journal of Information Processing Systems Vol. 6. No.1, p. 53-66
- [33] Ng Lay Ling (2004): "Tilings and patterns", Department of Mathematics, National University of Singapore [on-line materijal], preuzeto u svibnju 2019, link: http://www.math.nus.edu.sg/~mathelmr/projects/nll.pdf
- [34] "Archimedean Tilings and Egyptian Fractions" [on-line materijal], dostupno u svibnju 2019, link: <u>https://johncarlosbaez.wordpress.com/2012/02/05/archimedean-tilings-and-egyptian-fractions/</u>
- [35] Colin P.D. Birch, Sander P. Oom, Jonathan A. Beecham (2007): "Rectangular and hexagonal grids used for observation, experiment and simulation in ecology", Ecological Modelling, Volume 206, Issues 3–4, 2007, Pages 347-359, ISSN 0304-3800, https://doi.org/10.1016/j.ecolmodel.2007.03.041
- [36] Sahr, K., D. White, and A. J. Kimerling (2003): "Geodesic discrete global grid systems". Cartography and Geographic Information Science 30 (2), 121-134
- [37] Florian Pitters (2017): "The CMS High-Granularity Calorimeter for Operation at the High-Luminosity LHC", CERN Vienna University of Technology, on behalf of the CMS collaboration, TIPP, Bejing
- [38] Matthias Weber (2016): "The CMS High Granularity Calorimeter Upgrade Project", CERN, on behalf of the CMS collaboration, Calorimeter/Muon Session, LCWS2016, December 8, 2016
- [39] Ben, J., Li, Y., Zhou, C., Wang R., Ling Yu D. (2018): "Algebraic encoding scheme for aperture 3 hexagonal discrete global grid system", Sci. China Earth Sci. (2018) 61: 215. https://doi.org/10.1007/s11430-017-9111-y
- [40] Sahr K., Dumas M., Choudhuri N. (2015): "The PlanetRisk Discrete Global Grid System" [online materijal], preuzeto u svibnju 2019, link: <u>http://www.discreteglobalgrids.org/wpcontent/uploads/sites/33/2016/10/PlanetRiskDGGS.pdf</u>
- [41] Mahdavi-Amiri, A., E. Harrison, and F. Samavati (2014): "Hexagonal Connectivity Maps for Digital Earth", International Journal of Digital Earth: 1–20. doi:10.1080/17538947.2014.927597
- [42] "Truncated Hexagonal Tiling" [on-line materijal], preuzeto u svibnju 2019, link: <u>https://en.wikipedia.org/wiki/Truncated_hexagonal_tiling</u>
- [43] M. Prvan, J. Ozegovic (2016): "A program for hexagonal geometry", on behalf of University of Split – FESB, LLR and CERN groups, Internal HGC Sensors, Modules & Cassettes meeting, March 16th 2016
- [44] Stewart T. Coffin (2012): "The Puzzling World of Polyhedral Dissections: Chapter 2 Two-Dimensional Combinatorial Puzzles" [on-line materijal], dostupno u svibnju 2019, link: https://johnrausch.com/PuzzlingWorld/chap02.htm

- [45] J. Ozegovic (2015): "High Granularity Calorimetar Trigger Primitive Generation TPG Firmware Development", University of Split – FESB for the LLR and FESB working group, Internal HGC Backend Algorithms and Simulation meeting, status report October 16th 2015
- [46] Bhagyavati, B., Kurkovskyt, S., Yang, M., Zheng, S.Q. (2004): "Programmable weighted arbiters for constructing switch schedulers", Workshop on High Performance Switching and Routing, 2004, pp. 203–206.
- [47] Hsieh, B.Y., Chen, L.G., Huang, Y.W., Chien, S.Y. (2004): "Global elimination algorithm and architecture design for fast block matching motion estimation", IEEE Transactions on Circuits and Systems for Video Technology, vol. 14, no. 6, pp. 898–907, 2004.
- [48] Seker, H., Erdogan, A.T., Hussain, H.M., Benkrid, K. (2011): "FPGA implementation of kmeans algorithm for bioinformatics application: An accelerated approach to clustering microarray data", in Conference on Adaptive Hardware and Systems, 2011, pp. 248–255.
- [49] Dimitrakopoulos, G., Kalligeros, E., Galanopoulos, K. (2013): "Merged switch allocation and traversal in network-on-chip switches", IEEE Trans. Comput., 2013, 62, (10), pp. 2001–2012
- [50] Farmahini-Farahani, A., Gregerson, A., Schulte, M., Compton, K. (2011): "Modular highthroughput and low-latency sorting units for FPGAs in the Large Hadron Collider", 2011 IEEE 9th Symposium on Application Specific Processors (SASP) (2011): 38-45.
- [51] Kante, R.K., Thrimurthulu (2014): "Efficient Sorting Mechanism for Finding First W Maximum/Minimum Values", Manager's Journal on Embedded Systems; Nagercoil Vol. 3, Iss. 3, (Aug-Oct 2014), pp. 39-44.
- [52] Lin, Ming-Bo (2011): "Introduction to VLSI Systems: A Logic, Circuit, and System Perspective", Google book preview, 2011.
- [53] Palnitkar, Samir (1996): "Verilog HDL : A guide to Digital Design and Synthesis", SunSoft Press, 1996.
- [54] B. Yuce, H. F. Ugurdag, S. Goren, and G. Dundar (2014): "Fast and Efficient Circuit Topologies for Finding the Maximum of n k-Bit Numbers". IEEE Trans. Comput. 63, 8 2014, 1868-1881. DOI=10.1109/TC.2014.2315634 <u>http://dx.doi.org/10.1109/TC.2014.2315634</u>
- [55] S. Kathirvel, R. Jangre and S. Ko (2016): "Design of a novel energy efficient topology for maximum magnitude generator", in IET Computers and Digital Techniques, vol. 10, no. 3, pp. 93-101, 5 2016.
- [56] X. Huang, X. Fan, S. Zhang and F. Zhang (2010): "An optimized tag sorting circuit in WFQ scheduler based on leading zero counting", 2010 10th IEEE International Conference on Solid-State and Integrated Circuit Technology, Shanghai, 2010, pp. 533-535. doi: 10.1109/ICSICT.2010.5667346
- [57] Silvia Masciocchi (2017): "Electromagnetic and hadronic calorimeters", GSI Darmstadt and University of Heidelberg, 39th Heidelberg Physics Graduate Days, HGSFP, Heidelberg, October 12, 2017
- [58] Artur Lobanov (2018): "THE CMS HGCAL DETECTOR FOR HL-LHC UPGRADE", LLR, École polytechnique, on behalf of the CMS Collaboration, ICHEP 2018 SEUL, International Conference on High Energy Physics

- [59] Jean-Baptiste Sauvan (2014): "Backend electronics and Level-1 Trigger for HGCal", LLR CNRS/Ecole Polytechnique, on behalf of the HGCal community EC review: HGCal & BH, 11/12/14
- [60] Abba, A., Bedeschi, F., Citterio, M., Caponio, F., Cusimano, A., Geraci, A., ... & Piucci, A. (2015). The artificial retina processor for track reconstruction at the LHC crossing rate. Journal of Instrumentation, 10(03), C03018.
- [61] Abba, A., Bedeschi, F., Citterio, M., Caponio, F., Cusimano, A., Geraci, A., ... & Piucci, A. (2015). Simulation and performance of an artificial retina for 40 MHz track reconstruction. Journal of Instrumentation, 10(03), C03008.
- [62] Abba, A., Punzi, G., Spinella, F., Marino, P., Tonelli, D., Stracka, S., ... & Citterio, M. (2014). A specialized track processor for the LHCb upgrade (No. LHCb-PUB-2014-026).
- [63] Abba, A., Bedeschi, F., Caponio, F., Cenci, R., Citterio, M., Cusimano, A., ... & Marino, P. (2016). An "artificial retina" processor for track reconstruction at the full LHC crossing rate. Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment, 824, 260-262.
- [64] The Physics arXiv Blog: "CERN Tests First Artificial Retina For Spotting High Energy Particle", September 2014 [on-line materijal], dostupno u svibnju 2019, link: <u>https://medium.com/the-physics-arxiv-blog/first-artificial-retina-for-spotting-high-energy-particles-tested-at-cern-7678345918e9</u>
- [65] Aggleton et al (2017): "An FPGA based track finder for the L1 trigger of the CMS experiment at the High Luminosity LHC", Journal of Instrumentation, https://iopscience.iop.org/article/10.1088/1748-0221/12/12/P12019
- [66] Bedeschi, F., Marino, P., Walsh, J., Piucci, A., Ristori, L., Punzi, G., ... & Cenci, R. (2017, November). An artificial retina processor for track reconstruction at the LHC crossing rate. In J. Phys. Conf. Ser. (Vol. 898, No. FERMILAB-CONF-16-763-CMS, p. 032038).
- [67] Gupta, A. (2013): "Energy Efficient Image Convolution on FPGA." [on-line materijal], preuzeto u svibnju 2019, link: https://pdfs.semanticscholar.org/7c64/b95e23af3ce990baf8c3f01d01586bf50a28.pdf
- [68] Abba A. et al (2014): "Simulation and performance of an artificial retina algorithm for 40MHz track reconstruction", WIT 2014, Philadephia, USA [on-line materijal], preuzeto u lipnju 2019, link: https://indico.cern.ch/event/293354/contributions/672322/attachments/549104/756753/Marino Retina WIT14.pdf
- [69] Marina Prvan, Jean-Baptiste Sauvan (2017): "EM shower reconstruction and identification in pile-up scenario", LLR&SplitHGCAL L1 trigger meeting presentation, September 13th, 2017
- [70] Marina Prvan, Jean-Baptiste Sauvan (2017): "Update on candidates' selection and identification", LLR&SplitHGCAL L1 trigger meeting presentation, October 18th, 2017
- [71] Jean-Baptiste Sauvan (2017): "Thoughts on trigger architecture and backend algorithms", LLR CNRS / École Polytechnique, LLR&Split HGCAL L1 trigger meeting presentation, May 17th, 2017
- [72] Parker Allen Tew (2016): "An Investigation of Sparse Tensor Formats for Tensor Libraries", Massachusetts Institute of Technology, Department of Electrical Engineering and Computer Science, Master Thesis of Engineering in Electrical Engineering and Computer Science

- [73] Chang, W. (2018). Application of Tessellation in Architectural Geometry Design. In E3S Web of Conferences (Vol. 38, p. 03015). EDP Sciences.
- [74] Kumar, K. G., & Kumar, K. K. (2013). 3D Median Filter Design for Iris Recognition. International Journal of Modern Engineering Research (IJMER), 3(5).
- [75] Dvorský, Jiří & Krátký, Michal. (2004). Multi-dimensional Sparse Matrix Storage. Conference: Proceedings of the Dateso 2004 Annual International Workshop on DAtabases, TExts, Specifications and Objects, Desna, Czech Republic, April 14-16, 2004152-161.

Popis oznaka i kratica

ABT	Array-Based Topology
AGU	Address Generation Unit
ALICE	A Large Ion Collider Experiment
AT	Array Topology
ATLAS	A Toroidal LHC Apparatus
ASIC	Application Specific Integrated Circuit
BE	Back End
вх	Bunch Crossing
CAU	Comparator Array Unit
CERN	Conseil Européen pour la Recherche Nucléaire
CMS	Compact Muon Solenoid
CMSSW	CMS Software
CST	Carry Select Topology
DSU	Data Selection Unit
ECAL	Electromagnetic Calorimeter
EL	End-cap Layer
EM	ElectroMagnetic
FE	Front End
FPGA	Field Programmable Gate Array
HCAL	Hadronic Calorimeter
HGCAL	High Granularity Calorimeter
HGROC	High Granularity Read-Out Chip
HL	High Luminosity
HLT	High Level Trigger

L1	Level 1
LHC	Large Hadron Collider
LHCb	Large Hadron Collider beauty
LHCf	Large Hadron Collider forward
LS	Long Shutdown
LSB	Least Significant Bit
LZC	Leading Zero Count
LUT	Lookup Table
MaxMG	Maximum Magnitude Generator
MSB	Most Significant Bit
PBT	Parallel Binary Tree
PDU	Packet Data Unit
PU	Pile Up
RCT	Ripple Carry Topology
SC	Sensor Cell
SM	Sensor Module
ТВТ	Traditional Binary Tree
тс	Trigger Cell
ТОТЕМ	Total Cross Section, Elastic Scattering and Diffraction Dissociation
ТР	Trigger Primitive
TPG	Trigger Primitive Generator